

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 11 月 17 日 (17.11.2005)

PCT

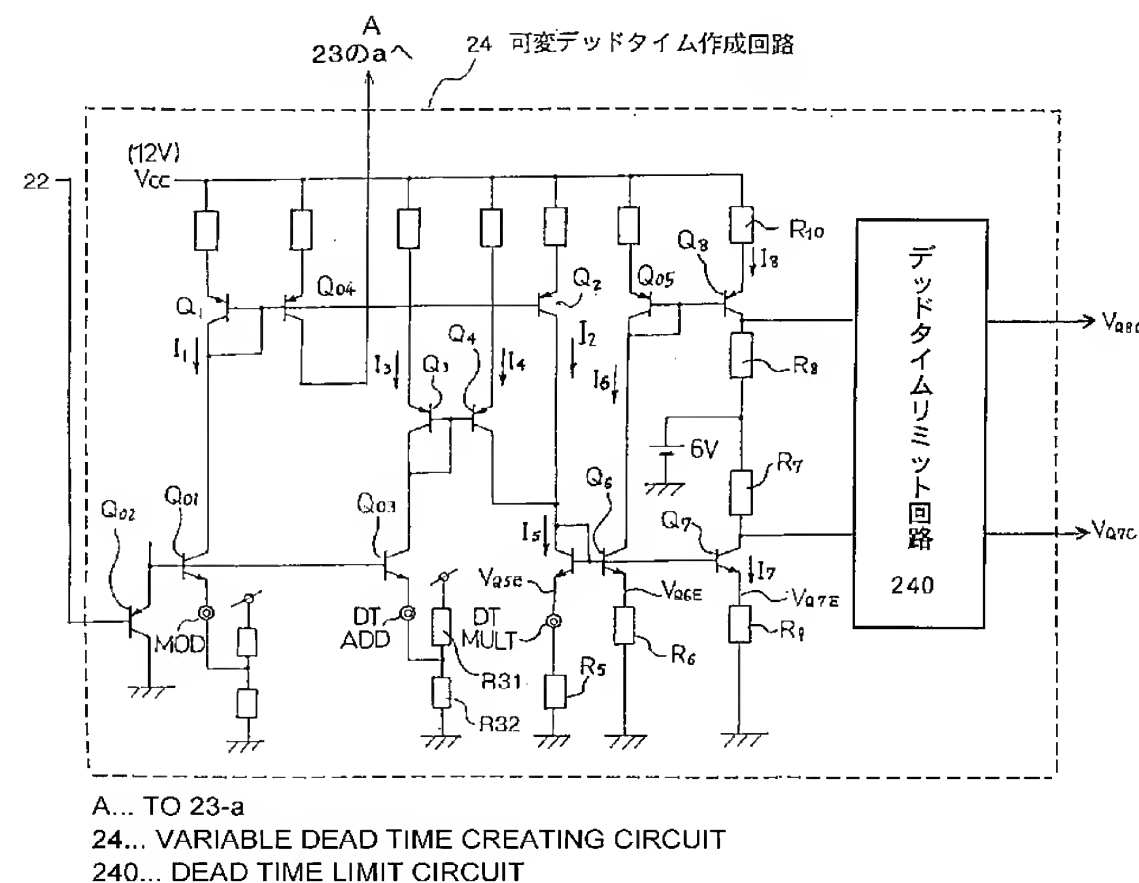
(10) 国際公開番号
WO 2005/109957 A1

- (51) 国際特許分類⁷: H05B 6/68 (72) 発明者; および
(21) 国際出願番号: PCT/JP2005/007888 (75) 発明者/出願人 (米国についてのみ): 末永 治雄 (SUE-NAGA, Haruo). 守屋 英明 (MORIYA, Hideaki). 酒井 伸一 (SAKAI, Shinichi). 森川 久 (MORIKAWA, Hisashi). 城川 信夫 (SHIROKAWA, Nobuo). 木下 学 (KINOSHITA, Manabu).
(22) 国際出願日: 2005 年 4 月 26 日 (26.04.2005)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語 (74) 代理人: 高松 猛, 外 (TAKAMATSU, Takeshi et al.); 〒1076013 東京都港区赤坂一丁目 1 2 番 3 2 号 アーク森ビル 1 3 階 栄光特許事務所 Tokyo (JP).
(30) 優先権データ: 特願2004-139994 2004 年 5 月 10 日 (10.05.2004) JP (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS,
(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).

[続葉有]

(54) Title: HIGH-FREQUENCY HEATING APPARATUS

(54) 発明の名称: 高周波加熱装置



(57) Abstract: An inverter circuit wherein the occurrence of heat loss and noise in a semiconductor switching element can be suppressed and wherein IGBT can be turned on without fail at the limit. A resonance type of high-frequency heating apparatus comprising a DC power supply; a series connection circuit constituted by two semiconductor switching elements parallel connected to the DC power supply; a series connection circuit having a capacitor and a primary winding of a leakage transformer connected across one of the two semiconductor switching elements; and driving means for driving the two respective semiconductor switching elements; wherein the driving means includes a variable dead time creating circuit for keeping constant the dead time for frequencies under a predetermined value and for abruptly increasing the dead time for frequencies equal to or greater than the predetermined value and wherein a limit is established so as to inhibit the dead time from extending any more when the switching frequency becomes higher.

(57) 要約: 本発明の課題は、半導体スイッチング素子に熱損失とノイズの発生し難い、しかも限界において IGBT が確実に ON することのできるインバータ回路を提供することである。直流電源と、これに並列に接続された 2 個の半導体スイッチング素子から成る直列接続回路と、前記 2 個の半導体スイッチング素子の一方の半導体スイッチング素子の両端に接続されるリーケジトランスの 1 次巻線とコンデンサを有する直列接続回路と、前記 2 個の半導体スイッチング素子のそれぞれを駆動する

[続葉有]

WO 2005/109957 A1



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

駆動手段とから構成される共振型高周波加熱装置であって、所定周波数以下でデッドタイムを一定、所定周波数以上でデッドタイムを急増させる可変デッドタイム作成回路を前記駆動手段内に備え、かつ、スイッチング周波数が高くなったときそのデッドタイムがそれ以上広がらないように限界を設けた。

明 細 書

高周波加熱装置

技術分野

- [0001] 本発明は、電子レンジなどのようにマグネトロンを用いた高周波加熱に関するものであり、特にそのインバータ回路に関するものである。

背景技術

- [0002] 高周波加熱装置に搭載されている従来の電源は重たくて、かつ大きいものであったので、その小型、軽量化が望まれてきた。このため、電源のスイッチング化による小型、軽量、低コスト化が現在の様々な分野で積極的に進められてきた。マグネトロンで発生されるマイクロ波により食品を調理する高周波加熱装置では、マグネトロンを駆動するための電源の小型化、軽量化が要求され、スイッチング化されたインバータ回路により実現された。
- [0003] このうち、特に、本発明が対象としている高周波インバータ回路は、2石でブリッジのアームを構成したスイッチング素子を用いた共振型回路方式のものである(例えば、特許文献1参照)。

特許文献1:特開2000-58252号公報

- [0004] 1石型のトランジスタインバータ(オン・オフの幅制御)であれば、トランジスタのコレクター・エミッタ間の耐圧1000ボルト程度あるものを使う必要があるが、2石ブリッジ構成にすると、トランジスタのコレクター・エミッタ間の耐圧はあまり必要としなくなる。したがってブリッジ構成にすると、トランジスタのコレクター・エミッタ間の耐圧は600V位でよいので、安価なトランジスタを使用することができるので有利である。この種のインバータにおいては、インダクタンスLとキャパシタンスCで共振回路を構成しており、そして共振周波数 f_0 をピークとした図1のような共振特性を持っている。
- [0005] 図1は本発明に係るインバータ共振回路に一定電圧を印加した場合の電流対使用周波数特性を示す線図である。

周波数 f_0 がインバータ回路のLC共振回路の共振周波数で、この周波数 f_0 より上の周波数範囲 $f_1 \sim f_3$ の電流一周波数特性曲線I1を使用している。

共振周波数 f_0 の時に電流 I_1 は最大で、周波数範囲が f_1 から f_3 へ高くなってゆくとしたがつて電流 I_1 は減少する。周波数範囲 $f_1 \sim f_3$ のうち、低周波になるほど共振周波数に近づくので電流 I_1 は増加し、したがつて、リーケージトランスの2次側に流れる電流は大きくなる。逆に、周波数が高くなるほど共振周波数から遠ざかるので、リーケージトランスの2次側に流れる電流は小さくなる。非線形負荷である電子レンジを動作させるインバータ回路にあつては、この周波数を変えることにより出力を変えている。

マグネトロンの非線形負荷を使用する電子レンジは、後述するように入力される電源が商用電源のような交流の場合、スイッチング周波数を変化させている。

それぞれの高周波出力においても90度および270度付近が最も高い周波数になるが、例えば電子レンジを200Wで使用する場合は f_3 近傍に、500Wの場合はそれより低く、1000Wの場合はさらに低い周波数になる。当然であるが、入力電力または入力電流制御を行っているので、商用電源電圧、マグネトロン温度等の変化により、この周波数は変化している。

また、前記電源位相の0度および180度付近は、高電圧を印加しないと高周波発振しないマグネトロンの特性に合わせて、共振電流が大きくなる共振周波数 f_0 近傍の f_1 近傍に設定することで商用電源電圧に対するマグネトロン印加電圧の昇圧比を高め、マグネトロンから電波が発せられる商用電源の位相幅を広くする設定にしている。

[0006] 図2は特許文献1に記載の2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の1例を示している。図2において、高周波加熱装置は、直流電源1、リーケージトランス2、第1の半導体スイッチング素子6、第1のコンデンサ4、第2のコンデンサ5、第3のコンデンサ(平滑コンデンサ)13、第2の半導体スイッチング素子7、駆動部8、全波倍電圧整流回路10、およびマグネトロン11とから構成されている。

直流電源1は商用電源を全波整流して直流電圧VDCを、第2のコンデンサ5とリーケージトランス2の1次巻線3との直列回路に印加する。第1の半導体スイッチング素子6と第2の半導体スイッチング7とは直列に接続され、リーケージトランス2の1次巻線3と第2のコンデンサ5との直列回路は第2の半導体スイッチング素子7に並列に接

続されている。

[0007] 第1のコンデンサ4は第2の半導体スイッチング7に並列に接続されている。リーケー ジトランス2の2次巻線9で発生した高電圧出力は、全波倍電圧整流回路10で直 流の高電圧に変換されてマグネトロン11のアノードーカソード間に印加されている。リ ーケー ジトランス2の3次巻線12は、マグネトロン11のカソードに電流を供給する。

[0008] 第1の半導体スイッチング素子6は、IGBTと、それに並列に接続されるフライホイ ー ルダイオードとから構成されている。第2の半導体スイッチング素子7も同様にIGBT とダイオードとから構成されている。

当然であるが、前記第1、第2の半導体スイッチング素子6、7はこの種類に限定さ れるものではなく、サイリスタ、GTOスイッチング素子等を用いることもできる。

[0009] 駆動部8は、その内部に第1の半導体スイッチング素子6と第2の半導体スイッ チング素子7の駆動信号をつくるための発振部を有し、この発振部で所定周波数とデュ ーティの信号が発生され、第1の半導体スイッチング素子6に駆動信号を与えている 。

第1および第2の半導体スイッチング素子6、7は交互に、また後述するデッドタイム 作成手段により、第1および第2の半導体スイッチング素子6、7が共にオフしている 期間、すなわちデッドタイムを設けて駆動される。

このデッドタイムの詳細は後述するが、第1あるいは第2の半導体スイッチング素子 6、7の一方がターンオフした直後は、他方の半導体スイッチング素子の両端電圧は 高いので、この時点でターンオンさせるとスパイク状の過大電流が流れ、不要な損失 、ノイズが発生する。デッドタイムにより、この両端電圧が約0Vに減少するまでター ンオンが遅れるので、前記損失、ノイズが防止される。当然、逆の切り換わり時も同様の 働きをする。

[0010] 図3は、図2の回路が動作する各モードを示している。

また、図4は回路中の半導体スイッチング素子等の部品の電圧電流波形図を示し ている。

図において、(a)モード1は第1の半導体スイッチング素子6に駆動信号が与えられ る。このとき電流は直流電源1からリーケー ジトランス2の1次巻線3と第2のコンデンサ

5を通過して流れる。

- [0011] (b) モード2では第1の半導体スイッチング素子6がオフし、1次巻線3と第2のコンデンサ5を通過して流れていた電流は第1のコンデンサ4に向かって流れ始めると同時に第1の半導体スイッチング素子6の電圧が上昇する。
- [0012] (c) モード3では第1のコンデンサ4の電圧がVDCから0Vに向かう。モード3では第1のコンデンサ4の両端電圧が0Vに達して、第2のスイッチング素子7を構成するダイオードがオンする。
- [0013] (d) モード4では共振により1次巻線3と第2のコンデンサ5を通過して流れていた電流の向きが反転するようになるので、この時点で第2の半導体スイッチング素子7がオンしている必要がある。モード2, 3, 4の期間は第1の半導体スイッチング素子6の電圧は直流電源電圧VDCと同等となる。欧州のように商用電源電圧が実効値230Vの地域は電圧ピークが $\sqrt{2}$ 倍になるので直流電源電圧VDCはおよそ325Vとなる。
- [0014] (e) モード5では第2の半導体スイッチング素子7がオフし、第2のコンデンサ5と1次巻線3に流れていた電流は第1のコンデンサ4に向かって流れ始め、第1のコンデンサ4の電圧がVDCまで上昇する。
- [0015] (f) モード6では第1のコンデンサ4の電圧がVDCに達して、第1の半導体スイッチング素子6を構成するダイオードがオンする。共振により1次巻線3と第2のコンデンサ5を通過して流れていた電流の向きが反転するようになり、この時点で第1の半導体スイッチング素子5をオンしておく必要あり、これがモード1となる。モード6, 1の期間は第2の半導体スイッチング素子7の電圧は直流電源電圧VDCと同等となる。
- この回路構成によれば第1の半導体スイッチング素子6と第2の半導体スイッチング素子7に印加する電圧の最大値を直流電源電圧VDCとすることができる。
- [0016] モード2とモード5は1次巻線3からの電流が第1のコンデンサ4と第2のコンデンサ5に電流が流れる共振期間である。第1のコンデンサ4の容量値は第2のコンデンサ5の容量値の1/10以下に設定しているので、合成容量は、ほぼ第1のコンデンサ4の容量値に近くなる。この合成容量とリーケージトランス3のインピーダンスとで決まる時定数で第1の半導体スイッチング素子6と第2の半導体スイッチング素子7に印加するモード3, 5における電圧が変化する。この電圧変化が前記した時定数で決まる傾きを

持つことにより、第1の半導体スイッチング素子のモード3におけるオフ時のスイッチング損失が軽減される。

[0017] さらに、モード5では電圧がゼロになるので第1の半導体スイッチング素子のモード1におけるオン時は、第1の半導体スイッチング素子の印加電圧はゼロであるためオン時のスイッチング損失が低減される。これをゼロ電圧スイッチングと呼び、これらが共振回路方式の特徴であり、本方式はこの特徴を活かし、かつ、半導体スイッチング素子の電圧は直流電源電圧VDC以上にはならないという利点がある。第2のコンデンサ5は図4に示すように、その電圧がリップルの少ないものになるように十分大きな容量値に設定している。

[0018] ところで、図2のように、半導体スイッチング素子6と7の直列接続回路が直流電源1に並列に接続されているような2石でアームを構成するインバータ回路においては、半導体スイッチング素子6と7が交互にオン・オフを繰り返すことで、リーケージトランス2の1次巻線3に高周波交流を発生させ、その2次巻線9に高圧高周波を誘導しているのであるが、半導体スイッチング素子6と7が同時にオンしている期間が一瞬たりともあつてはならない。直流電源1の短絡が生じるからである。

[0019] そこで、従来から、半導体スイッチング素子6と7の一方の半導体スイッチング素子がターンオフしてから他方の半導体スイッチング素子がターンオンするまでに、半導体スイッチング素子6と7のどちらもオンとならない期間(デッドタイム(略してDT))を必ず設けていた。

[0020] そこで、デッドタイムについて図4を用いて説明する。図4は上記各モード1～6における第1および第2の半導体スイッチング素子6、7(図2)と第1および第2のコンデンサ4、5の電圧、電流波形を示している。

(a)は上記各モード1～6における第1の半導体スイッチング素子6の電流波形で、 t_0 時点から導通していた(したがって、(b)で半導体スイッチング素子6のエミッタ・コレクタ間電圧はゼロ)半導体スイッチング素子6がモード1の終了時点 t_1 でターンオフ(電流ゼロになる)している。

一方、(d)は第2の半導体スイッチング素子7の電圧波形で、 t_0 時点からオフであった半導体スイッチング素子7は、オン信号が加えられるモード3の開始時点 t_2 までオ

フが続く。

したがって、 t_1 時点から t_2 時点までの期間DT1は、第1の半導体スイッチング素子6および第2の半導体スイッチング素子7が共にオフとなっている。

この期間DT1がデッドタイムに要求される最小値であり、最大値は t_1 時点から t_3 時点までの期間であり、この範囲内においてデッドタイムが許容される。

同じく、(c)のように、第2の半導体スイッチング素子7が t_4 時点でターンオフ(電流ゼロとなる)してから、(a)のように第1の半導体スイッチング素子6にオン信号が加えられるモード6の開始時点 t_5 までの期間DT2がデッドタイムに要求される最小値であり、最大値は t_4 時点から t_6 時点までの期間であり、この範囲内においてデッドタイムが許容される。

- [0021] 従来の2石インバータ回路においては、このデッドタイムDTは半導体スイッチング素子6、7のそれぞれのターンオン、ターンオフに重なりが生じない範囲を計算で求めて期間DT1、DT2としており、この値は固定であった。

発明の開示

発明が解決しようとする課題

- [0022] ところが電子レンジのインバータ回路の場合、周波数が高い領域で駆動しているときは後述するように、一方の半導体スイッチング素子がターンオフした後、他方の半導体スイッチング素子のエミッターコレクタ間電圧 V_{ce} が0に落ちるまでの時間が長くなる。したがって、上記一方の半導体スイッチング素子がターンオフした後、固定のデッドタイム経過後に上記他方の半導体スイッチング素子にターンオン信号を印加すると、上記他方の半導体スイッチング素子はエミッターコレクタ間電圧 V_{ce} が0に落ちない間にターンオンすることになりスイッチング周波数が高い場合、半導体スイッチング素子に熱損失が発生しうることが判った。すなわち、半導体スイッチング素子がターンオフ中であっても、周波数が高い領域で駆動しているときは時定数が長くなって、半導体スイッチング素子のエミッターコレクタ間電圧 V_{ce} が0に落ちない間に、ターンオン信号が入るから、熱損失が発生し、しかもスパイク電流が発生するのでノイズの発生源となった。

- [0023] この熱損失が発生しノイズの発生する理由を同じく図4を用いて説明する。

(a)において、半導体スイッチング素子6が t_1 時点でターンオフ(電流ゼロになる)しても、(d)で他方の半導体スイッチング素子7の両端の電圧(実線)が0に下がるのに時間 $t_1 - t_2$ を必要としている。したがって、 t_2 時点で他方の半導体スイッチング素子7にターンオン信号が加えられると、半導体スイッチング素子7のエミッターコレクタ間の電圧が0に下がっているので、半導体スイッチング素子7は電圧からオン(導通)することとなり(これを「ゼロボルトスイッチング」と言う。)、熱損失やノイズの問題は生じない。

- [0024] ところが、 v_{dc} の台形の傾きは共振の強さによって変わる。共振が強い(周波数が低い)と傾きが急で半導体スイッチング素子7の両端の電圧が早くゼロとなるが、共振が弱い(周波数が高くなる)と傾きが緩くなるので、ゼロボルトまで下がるのに時間がかかる。

このように周波数が高い領域で駆動しているときは、共振周波数から離れているので、時定数が長くなって、(d)において、他方の半導体スイッチング素子7の両端の電圧(点線で示す)が0に下がるまでの時間が長くなり、時間 $t_1 - t_2$ の間に下がりきらず、時刻 t_2 を過ぎてもまだ所定の電圧(点線Fの V_{t2} を参照)が加わっている。

したがって、通常通り、時点 t_2 で半導体スイッチング素子7にオン信号が加えられると、半導体スイッチング素子7のエミッターコレクタ間に所定の電圧 V_{t2} が加わったままでオンするので熱損失が発生した。また、大きな dv/dt の発生による急峻なスパイク電流が流れ、ノイズ源となった。

- [0025] このようなハードスイッチング(電圧又は電流がゼロでなくても強制的に行うスイッチング)が行われても、デッドタイムは確保されているので、電源短絡といったような事故に繋がるものではなく、単にIGBTに熱損失が余分に発生するだけであり、しかしこれらの熱損失はヒートシンクで冷却されるので、これが生じてもインバータ動作は正常に続けられた。

また、スパイク電流によるノイズは、大きな問題として取り上げられる値ではなかった。

このため、従来のインバータ回路においては、ハードスイッチングの弊害については全く問題とされなかった。

[0026] 本発明は従来問題とされなかったこの問題に着目した点が特徴である。

半導体スイッチング素子に熱損失が余分に発生することは、無駄なエネルギーがそこで費やされることであり、省エネルギーの面から好ましくなく、さらに半導体スイッチング素子の寿命に影響すること、また最近のIC、CPUの駆動は微小信号化しているので、ノイズの発生は今後問題となる可能性があることから、そこで本発明はこれらの欠点を解決するためになされたものである。

したがって、本発明の目的は、半導体スイッチング素子に熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、半導体スイッチング素子の寿命に悪影響を及ぼさない、かつノイズの発生し難いインバータ回路を提供することにある。

[0027] さらに、上記の半導体スイッチング素子の寿命に悪影響を及ぼさない、かつノイズの発生し難いDT付きのインバータ回路が得られた場合において、周波数が大きく上がると、IGBTをONさせる信号が全く出ないことが起きる可能性があった。また、デューティ制御をしたときにもIGBTをONさせる信号が全く出ないことが起き、IGBTが破壊する可能性があった。

そこで、本発明の第2の目的は、ノイズの発生し難いDT付きのインバータ回路が得られた場合において、周波数が大きく上がってもまたデューティ制御をしたときにもIGBTを限界において必ずIGBTをONさせるようにして、IGBTの破壊防止ができる高周波加熱装置を提供することにある。

課題を解決するための手段

[0028] 上記課題を解決するため、請求項1記載の高周波加熱装置の発明は、直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、かつ交流等価回路において前記共振回路の一端は前記直列回路の midpoint に、他端は前記直流電源の一端に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしてい

るデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする。

[0029] 請求項2記載の高周波加熱装置の発明は、直流電源と、2個の半導体スイッチング素子からなる直列回路の2組と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記2組の直列回路はそれぞれ前記直流電源に並列に接続し、前記共振回路の一端は前記一方の直列回路の midpoint に、他端は他方の直列回路の midpoint に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする。

請求項3記載の高周波加熱装置の発明は、直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、前記共振回路は前記半導体スイッチング素子の一方に並列接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする。

請求項4記載の発明は、請求項1～3のいずれか1項記載の高周波加熱装置において、前記可変デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを増加させることを特徴とする。

請求項5記載の発明は、請求項4記載の高周波加熱装置において、前記可変デッ

ドタイム作成回路は、所定のスイッチング周波数以下でデッドタイムを一定または微増させることを特徴とする。

請求項6記載の発明は、請求項5記載の高周波加熱装置において、前記可変デッドタイム作成回路は、所定のスイッチング周波数以上でデッドタイムを急増させることを特徴とする。

請求項7記載の発明は、請求項5記載の高周波加熱装置において、所定のスイッチング周波数以下での前記デッドタイムの一定値または微増値が可変であることを特徴とする。

請求項8記載の発明は、請求項6記載の高周波加熱装置において、所定のスイッチング周波数以上での前記デッドタイムの急増値が可変であることを特徴とする。

請求項9記載の発明は、請求項5又は6記載の高周波加熱装置において、所定のスイッチング周波数の値が可変であることを特徴とする。

請求項10記載の発明は、請求項1～3のいずれか1項記載の高周波加熱装置において、前記可変デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを階段状に増加させるものであることを特徴とする。

請求項11記載の発明は、請求項1～10のいずれか1項記載の高周波加熱装置において、前記可変デッドタイム作成回路は、スイッチング周波数の増加に比例して第一の傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする。

請求項12記載の発明は、請求項1～11のいずれか1項記載の高周波加熱装置において、前記可変デッドタイム作成回路は、VCC電源と、デューティ制御電源と、スイッチング周波数に比例して変化する第一の電流と、所定の周波数から流れ出しかつスイッチング周波数に比例して変化する第二の電流と、前記二つの電流を合成してかつ所定の係数をかけた第三の電流と、前記デューティ制御電源に前記第三の電流に比例したプラスおよびマイナスのそれぞれのオフセット電圧を付加して成る二つの上位・下位電位を作成する上位・下位電位作成手段とを有し、前記二つの上位・下位電位を基にデッドタイムを作成することを特徴とする。

請求項13記載の発明は、請求項12記載の高周波加熱装置において、前記デューティ制御電源の電圧および前記スイッチング周波数の少なくとも一方を変化させて入力電力または入力電流制御を行うようにしたことを特徴とする。

請求項14記載の高周波加熱装置の発明は、半導体スイッチング素子を含むアームを少なくとも1つ有する周波数制御型共振インバータ回路から構成されるマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備えたものにおいて、前記可変デッドタイム作成回路は、スイッチング周波数の増加に比例して第一の傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする。

発明の効果

- [0030] 以上のような構成を採ることにより、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路を得ることが可能となる。

図面の簡単な説明

- [0031] [図1]本発明に係るインバータ共振回路に一定電圧を印加した場合の電流対使用周波数特性を示す線図である。
- [図2]特許文献1記載の2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の1例である。
- [図3]図2の回路が動作する各モードを示している。
- [図4]回路中の半導体スイッチング素子等の電圧電流波形図を示している。
- [図5]本発明に係る2石ブリッジの駆動する高周波加熱装置を示している。
- [図6]デッドタイムの作成原理を説明する図で、(a)は共振回路と可変デッドタイム作成回路の各出力と矩形波形成回路の出力の関係を説明する図であり、(b)は周波数が低い範囲では周波数が変わってもデッドタイムDTが変わらない原理を説明する図である。
- [図7]本発明に係る可変デッドタイム作成回路の具体例である。

[図8]図7の可変デッドタイム作成回路に設けたリミッタ回路の具体例である。

[図9]可変デッドタイム作成回路が有する電流一周波数特性を示している。

[図10]本発明に係るデッドタイム一周波数特性図で、(a)は周波数 f_1 以下でデッドタイムDTを一定または微増させ、所定のスイッチング周波数 f_1 以上でデッドタイムDTを急増させる例、(b)は変形例で、(イ)デッドタイムの一定値および急増値を上下可変する例、(ロ)は周波数 f_1 での勾配を可変する例、(ハ)は変曲点周波数を左右に移動可変する例をそれぞれ示している。

[図11]デッドタイムDTを可変にする第2の実施例である。

[図12]図5の発振回路の1例を示している。

[図13]2石ブリッジのスイッチング素子で駆動する共振型高周波加熱装置の他の3例である。

[図14]本発明に係るインバータ回路の周波数対位相特性を示す線図である。

[図15]インバータ回路の出力電圧対位相特性を示す線図である。

符号の説明

- [0032]
- 1 直流電源
 - 2 リーケージトランス
 - 3 1次巻線
 - 4 第1のコンデンサ
 - 5 第2のコンデンサ
 - 6 第1の半導体スイッチング素子
 - 7 第2の半導体スイッチング素子
 - 8 駆動部
 - 9 2次巻線
 - 10 全波倍電圧整流回路
 - 11 マグネトロン
 - 12 3次巻線
 - 13 第3のコンデンサ
 - 21 制御信号作成回路

22 周波数変調信号作成回路

23 三角波搬送波発振回路

24 可変デッドタイム作成回路

240 デッドタイムリミット回路

25 矩形波形成回路

26 スwitchング素子駆動回路

発明を実施するための最良の形態

[0033] 図5は本発明に係る2石ブリッジの駆動する高周波加熱装置を示している。

図において、この高周波加熱装置は、直流電源1、リーケージトランス2、第1の半導体スイッチング素子6、第1のコンデンサ4、第2のコンデンサ5、第3のコンデンサ(平滑コンデンサ)13、第2の半導体スイッチング素子7、駆動部8、全波倍電圧整流回路10、およびマグネトロン11とで主回路が構成されている。主回路の構成は図2と同じであるので、重複説明は省略する。

そして、半導体スイッチング素子6、7を制御する制御回路は、入力電流 I_{in} と基準電流 Ref とからその差を求める制御信号作成回路21と、制御信号作成回路21と交流全波信号とから周波数変調信号を作成する周波数変調信号作成回路22と、周波数変調信号作成回路22から三角波搬送波を作成する発振回路23と、デッドタイムをスイッチング周波数の大きさによって変化させる本発明によって設けられた可変デッドタイム作成回路24と、発振回路23の三角波出力と可変デッドタイム作成回路24のVQ7CとVQ8Cの各出力から各矩形波を形成する矩形波形成回路25と、矩形波形成回路25の出力によってスイッチング素子をオン／オフさせるパルスが発生するスイッチング素子駆動回路26から構成され、スイッチング素子駆動回路26の各出力がスイッチング素子(IGBT)6、7のゲートに与えられる。

[0034] なお、制御信号作成回路21では、図示のように入力電流 I_{in} と基準電流 Ref を入力してその差を用いているが、その他、図示しないけれどもマグネトロンが非発振状態、すなわち入力電流が非常に少ない状態におけるマグネトロンへの過大電圧印加を防止するために、マグネトロンに印加する電圧と基準電圧とを制御信号作成回路21に入力してその差を用いて印加電圧を制御する機能を制御信号作成回路21に併設す

ることも推奨される。

- [0035] このようなトランジスタQ8、Q7のコレクタ電圧は、可変デッドタイム作成回路24からそれぞれ矩形波形成回路25に送られる(図5)。また、発振回路23の三角波出力も矩形波形成回路25に送られる。

矩形波形成回路25はコンパレータ251、252の2個を有し、コンパレータ251の反転入力端子(−)にトランジスタQ8のコレクタ電圧VQ8Cが、コンパレータ252の非反転入力端子(+)にトランジスタQ7のコレクタ電圧VQ7Cが与えられ、コンパレータ251の非反転入力端子(+)とコンパレータ252の反転入力端子(−)に発振回路23の三角波出力が与えられる。

各コンパレータ251、252は、非反転入力端子(+)の電位が反転入力端子(−)の電位よりも低いときは出力はなく(電位ゼロ)、非反転入力端子(+)の電位が反転入力端子(−)の電位を超えている間は出力を出す(電位ハイ)ようになっている。

- [0036] 図6はデッドタイムの作成原理を説明する図で、(a)は発振回路23と可変デッドタイム作成回路24の各出力と矩形波形成回路25の出力の関係を説明する図、(b)は周波数が低い範囲では周波数が変わってもデッドタイムDTが変わらない原理を説明する図である。

図6において、t1時点より前では、コンパレータ252(図5参照)は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位を超えているので半導体スイッチング素子がオンしている(出力1)。同じ時、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入力端子(−)の電位VQ8Cよりも低いので半導体スイッチング素子はオフである(出力0)。

- [0037] (1)t1時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より低くなるので出力0となる。

(2)t1～t4、コンパレータ252は出力0が続く。

(3)t2時点で、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入力端子(−)の電位VQ8Cよりも高くなるので出力1となる。

(4)t2～t3、コンパレータ251は出力1が続く。

(5)t3時点で、コンパレータ251は非反転入力端子(+)の三角波の電位が反転入

力端子(−)の電位VQ8Cよりも低くなるので出力は0となる。

(6)t4時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より高くなるので出力1となる。

(7)t4〜t5で、コンパレータ252は出力1が続く。

(8)t5時点で、コンパレータ252は非反転入力端子(+)の電位VQ7Cが反転入力端子(−)の三角波の電位より低くなるので出力0となる。

(9)t3〜t6、コンパレータ251は出力0が続く。

以下、同様に繰り返す。

[0038] コンパレータ251, 252の出力はスイッチング素子(IGBT)駆動回路26に与えられて、同じタイミングでスイッチング素子6, 7がオン、オフされる。

このようにして、スイッチング素子6, 7が同時にオフとなっている期間t1〜t2、t3〜t4、t5〜t6がデッドタイムDTとして得られる。

[0039] 従来はデッドタイムDTの期間は周波数如何にかかわらず一定(固定)であったが、本発明においては、このデッドタイムDTをスイッチング周波数に応じて、所定のスイッチング周波数f1より小さいときはデッドタイムDTは所定の不変値(または微増値)とし、所定のスイッチング周波数f1より大きいときはデッドタイムDTは増加させることを特徴としている。

[0040] そこで、図6(b)を用いて、所定のスイッチング周波数f1より小さいときはデッドタイムDTは所定の不変値となる原理を説明する。

図で周波数が高い(実線)ときは、図6(a)で先に実線のVQ8CとVQ7Cと三角波を用いて説明したように、VQ8CとVQ7Cと三角波との間で、電位VQ7Cが三角波の電位より低くなるt1時点で出力0となり、三角波の電位が電位VQ8Cより高くなり出力1となるt2時点までの間がデッドタイムDTとして確保される。

そこで周波数が低くなると点線で示す三角波となり、その傾きは緩くなる。そこで本発明では、同じデッドタイムDTが得られるようにするため、t1時点とt2時点からそれぞれ点線で示す三角波に向けて引いた垂線との交点C1、C2を通る電位VQ7C1とVQ8C1となるように、各オフセット電圧を決めている。抵抗R8、R7は一定であるので、このようなオフセット電圧となるような電流I8、I7を各抵抗R8、R7に流すようにしてい

る。

このようにすることにより、周波数が変化して三角波が実線から点線のように変わったとしても、点線で示す三角波が2つの電位VQ7C1とVQ8C1を横切る時点t1、t2は同じ時点となるので、デッドタイムDTは同じになる。

[0041] 図7は本発明に係る可変デッドタイム作成回路の具体例である。

図において、Q01、Q02、Q1～Q8はトランジスタ、R1～R10は抵抗である。トランジスタQ1、Q3、Q4、Q5、Q6、Q7、Q8に流れる電流をそれぞれI1、I3、I4、I5、I6、I7、I8とし、トランジスタQ5、Q6、Q7のエミッタ電位をそれぞれ、VQ5E、VQ6E、VQ7Eとし、トランジスタQ7、Q8のコレクタ電位をそれぞれVQ7C、VQ8Cとする。トランジスタQ1とQ2とでカレントミラー回路を構成している。同じくトランジスタQ1とQ04とで、トランジスタQ3とQ4とで、トランジスタQ05とQ8とで、それぞれカレントミラー回路を構成している。トランジスタQ04の出力は発振回路23(図12)へ与えられる。

また、トランジスタQ1とQ3とはそれぞれエミッタ側をVccに、コレクタ側をそれぞれトランジスタQ01とQ03のコレクタ側に接続され、トランジスタQ01とQ03のエミッタ側はそれぞれ端子MOD、端子DTADDに接続され、端子MODと端子DTADDはそれぞれ分圧抵抗を介して接地されている。トランジスタQ01とQ03のベースはトランジスタQ02のエミッタ側に接続され、トランジスタQ02のコレクタ側は接地されている。トランジスタQ02のベースには周波数変調信号作成回路22(図5)の出力である発振周波数の制御電圧が加えられる。

[0042] Vcc(ここでは12V)とアースの間にVcc側から、抵抗R10、抵抗R8、抵抗R7、抵抗R9の直列接続回路が設けられ、かつ抵抗R10と抵抗R8の間にトランジスタQ8がエミッタ側を抵抗R10に、コレクタ側を抵抗R8にして設けられている。また、抵抗R7と抵抗R9の間にトランジスタQ7がエミッタ側を抵抗R9に、コレクタ側を抵抗R7にして設けられている。抵抗R8と抵抗R7の間には $1/2V_{cc}$ (ここでは6V)が印加されている。この6Vを中心として、上方の抵抗R8の電圧降下は $I8 \times R8$ であり、下方の抵抗R7の電圧降下は $I7 \times R7$ である。電流I8および電流I7は周波数によって変えている。これによって、抵抗R7、R8の電圧降下分は周波数によって変化し、その結果、6Vを中心にオフセット電圧VQ8CとVQ7Cが変化する。

トランジスタQ8のベースにはカレントミラー回路を構成するトランジスタQ05のベース電圧が加えられる。トランジスタQ05、Q8の特性が等しく、各抵抗値も等しければ、 $I_6 = I_7 = I_8$ 、 $I_3 = I_4$ 、となる。

ただし、 $I_1 = I_2$ 、 $I_3 = I_4$ 、 $I_6 = (I_7 = I_8)$ に限定されるものではなく、比例関係にあればよい。

なお、 $I_7 = I_8$ は必要である。

[0043] 次に、可変デッドタイム作成回路の動作(すなわち、所定にスイッチング周波数以下のときはデッドタイムDTを不変(または微増)とし、所定のスイッチング周波数以上のときはデッドタイムDTを増加させる)について説明する。

[0044] 1) I_3 が流れていない範囲(すなわち、発振周波数が低い範囲)ではデッドタイムDTが不変(または微増)となる理由:

I_3 が流れていない範囲では、

$I_1 = I_2 = I_5$ 、となり、

また、 $V_{Q5E} = V_{Q6E} = V_{Q7E}$

$I_5 \times R_5 = I_6 \times R_6 = I_7 \times R_9 = I_1 \times R_5$ 、となる。

トランジスタQ8、Q7に流れる電流 I_8 、 I_7 はそれぞれ次のようになる。

$I_8 = I_6 = I_1 \times (R_5 / R_6)$

$I_7 = I_1 \times (R_5 / R_9)$

オフセット電圧 V_{R8} 、 V_{R7} はそれぞれ次のようになる。

$V_{R8} = I_8 \times R_8 = \{I_1 \times (R_5 / R_6)\} \times R_8$

$= I_1 \times R_5 \times (R_8 / R_6)$

$V_{R7} = I_1 \times R_5 \times (R_7 / R_9)$

V_{Q8C} と V_{Q7C} は、6Vに上記オフセット電圧を加減したものであるから、

$V_{Q8C} = 6V + V_{R8} = 6V + I_1 \times R_5 \times (R_8 / R_6)$

$V_{Q7C} = 6V - V_{R7} = 6V - I_1 \times R_5 \times (R_7 / R_9) \quad \dots (1)$

[0045] このように、周波数が低い(デッドタイムが一定でよい)範囲での電流 I_8 、 I_7 は三角波の充放電電流 I_1 と比例関係にあるので、三角波の充放電電流 I_1 を何倍かした値で用いることができる。これは図7のようなミラー回路で実現できる。電流 I_5 に対して

電流I6とI8をある一定の関係に置き、電流I6とI8を同じにし、電流I5に対して電流I7をある一定の関係に置いて、電流I7と電流I8は同じにしている。

[0046] 図7において、以上のように、周波数が変わってもDTを一定にしたり、周波数の変化に応じてDTを可変にするものであった。そして具体的には、抵抗R7, R8の両端のオフセット電圧VQ7CとVQ8CVを可変としていた。このときに次のような課題があることに気が付いた。

すなわち、DTを一定としたとき、周波数が上がれば各オフセット電圧VQ7CとVQ8CVはそれぞれ6Vに対して開く方向に降下・上昇させる必要がある。これを図6で説明すると、周波数が上がれば図6(b)において、「f小」なる特性線図(点線)から「f大」なる特性線図(実線)に移動し、特性線図が次第に立ち上がっていくので、DTを一定に保つには、オフセット電圧VQ7Cは6Vに対してより降下させ、逆にオフセット電圧VQ8Cは6Vに対してより上昇させることとなる。そして周波数が大きく上がると、オフセットVQ7Cは0V以下となってしまう、これではIGBTをONさせる信号が全く出ないことになってしまう。また、デッドタイムの制御のためにオフセット電圧VQ7CとVQ8Cを連動させて上下させるには中心電圧6Vを変えればよく、この中心電圧6Vを変えることによって、2個のトランジスタQ8、Q7のオン・オフの比を変える(デュティ制御)ことができる。よってこの回路はデュティ制御の場合にもデッドタイムの可変に有効なのであるが、この中心電圧6Vを可変とし、中心電圧6Vを下げていったときにオフセット電圧VQ7CとVQ8Cも連動して下がるので、オフセット電圧VQ7Cが0V以下となってしまう、これではIGBTをONさせる信号が全く出ないことになってしまう。そこで、周波数が上がっても、また、デュティ制御がなされても、所定の限界においてIGBTをONさせるようにするためIGBTの破壊防止ができるデッドタイムリミット回路240を設けたのが特徴である。

[0047] 図8は図7の可変デッドタイム作成回路に設けるデッドタイムリミット回路240の具体例である。

図において、240は本発明に係るデッドタイムリミット回路である。デッドタイムリミット回路はVQ7C電位側およびVQ8C電位側の2カ所に設けられた回路から成る。

まず、図のVQ7C電位側において、トランジスタ246がVcc電源と抵抗R7のVQ7C

電位側との間に接続され、このトランジスタ246のベースとアースの間にトランジスタ247が挿入され、このトランジスタ247のベース—アース間に第1のリミット電圧V101を出すバッテリー249が挿入されている。

オフセット電圧VQ7Cがリミット電圧V101より高いときは、トランジスタ246はOFF状態にあり、オフセット電圧VQ7Cはリミット電圧V101より高い範囲で自由に動きうる。

ところが、オフセット電圧VQ7Cがリミット電圧V101以下になろうとすると、トランジスタ246はON状態になり、Vccから電流を補充し始め、リミット電圧V101以下になろうとするのを阻止する。

[0048] 一方、図8のVQ8C電位側において、トランジスタ242が抵抗R8のVQ8C電位側とアースの間に接続され、このトランジスタ242のベースとVcc間にトランジスタ241が挿入され、このトランジスタ241のベース—アース間に第2のリミット電圧V100を出すバッテリー244が挿入されている。

オフセット電圧VQ8Cがリミット電圧V100より低いときは、トランジスタ242はOFF状態にあり、オフセット電圧VQ8Cはリミット電圧V100より低い範囲で自由に動きうる。

ところが、オフセット電圧VQ8Cがリミット電圧V100以上になろうとすると、トランジスタ242はON状態になり、GNDへ電流を流し始め、リミット電圧V100以上になろうとするのを阻止することとなる。

[0049] 図8において、トランジスタ241および247の負荷は、それぞれ抵抗243および248で構成しているが、抵抗の代わりに定電流負荷を用いる構成であっても、同様の効果が得られる。また、当然であるが、図示の回路構成および使用部品に限定されるものではない。

[0050] なお、図6で明らかなように、VQ7CおよびVQ8Cの電位にリミッタを設けることで、周波数が高くなってもIGBTのONを確保できる。ただし、リミット時のON時間幅は、1／周波数に比例するため、周波数が高くなるとリミット時のON幅が短くなり、共振エネルギーを得るために必要なON時間幅が確保できなくなるという課題がある。

そこで、周波数変調信号作成回路22に周波数の上限値を制限する機能を設けることで、マグネトロン温度等の変動により周波数が高くなっても、それ以上周波数は高くないようにできる。

したがって、周波数が高くなっても、IGBTのONを確保するためには、最高周波数を制限し、かつ、その最高周波数時において必要なON時間幅が得られるようにリミット電位を適切に設定する必要がある。

[0051] 図9は、本発明に係る可変デッドクイム作成回路が有する電流一周波数特性を示している。

図において、 I_1 、 I_3 、 I_5 はそれぞれ図7のトランジスタQ1、Q3、Q5に流れる電流である。 I_5 は $I_1 + I_3$ である。

周波数が低い f_1 以下においては、電流 I_1 (I_5)は一定 (I_{51}) ないし微増 (I_{52}) となっているが、周波数が f_1 以上の高い範囲においては、周波数 f_1 を変曲点として I_3 が急峻に流れ始めるので、これと I_1 との合計である I_5 は急激に増加する。

[0052] 以上のVQ8CとVQ7Cの式(1)と図9とから判ることは、発振周波数が低い範囲ではVQ8CとVQ7Cは共に発振回路のコンデンサの充放電電流 I_1 に比例したオフセット電圧が得られるので、図9のように充放電電流 I_1 が一定であればデッドタイムは一定になり、また充放電電流 I_1 が微増となればデッドタイムも微増となるということである。

[0053] 2)これに対して、 I_3 が流れている範囲((すなわち、発振周波数が高い範囲)ではデッドタイムDTが変わる。その理由を次に述べる。

図7において、発振周波数が低い範囲では電流 $I_3 = 0$ だったが、発振周波数が高い範囲では電流 I_3 を次のようにして流すようにしている。すなわち、発振周波数制御電圧のトランジスタQ02のエミッタ電位が接点DTADD点の電位よりも低いときは、端子DTADDに接続されているトランジスタQ03はオンしない(したがって、電流 I_3 は流れなかった)が、発振周波数制御電圧のトランジスタQ02のエミッタ電位が端子DTADD点の電位よりも高くなると、端子DTADDに接続されているトランジスタQ03はオンするので、電流 I_3 が流れ出す。図9において、発振周波数が f_1 より低い領域では電流 I_{51} は一定又は電流 I_{52} は微増であったが、発振周波数が f_1 より高い領域では、それまで0であった I_3 が急激に流れ始めるので、 $I_5 = I_1 + I_3$ となる。

I_3 が流れている範囲では、

$$I_5 = I_2 + I_4 = I_1 + I_3$$

$$I_5 \times R_5 = I_6 \times R_6 = I_7 \times R_9 = (I_1 + I_3) \times R_5、となる。$$

したがって、トランジスタQ8、Q7のコレクタ電圧はそれぞれ式(2)のようになる。

$$V_{Q8C} = 6V + V_{R8} = 6V + (I_1 + I_3) \times R_5 \times (R_8 / R_6)$$

$$V_{Q7C} = 6V - V_{R7} = 6V - (I_1 + I_3) \times R_5 \times (R_7 / R_9)$$

$$\dots\dots (2)$$

(a)の回路において、第1のコンデンサ41、第2のコンデンサ42、の容量設定により、第3のコンデンサ5を省略した回路においても同様の効果が得られる。

[0054] 以上の V_{Q8C} と V_{Q7C} の式(2)と図9とから判ることは、 V_{Q8C} と V_{Q7C} は共に電流 I_3 に比例したオフセット電圧が得られ、図9のように電流 I_3 が急増すると、トランジスタQ8とQ7のコレクタ電位 V_{Q8C} と V_{Q7C} は電流 $I_5 (= I_1 + I_3)$ の関数となっているので、電流 I_5 が増加し、これにつれてトランジスタQ8とQ7のコレクタ電位 V_{Q8C} と V_{Q7C} は増加する。そして各コレクタ電位 V_{Q8C} と V_{Q7C} が増加すると、図6においてコレクタ電位 V_{Q8C} は図示の位置よりも上昇し、 V_{Q7C} は図示の位置よりも降下するので、デッドタイムDTの開始点である三角波と V_{Q7C} の交点は早くなり、デッドタイムDTの終了点である三角波と V_{Q8C} の交点は遅くなるため、デッドタイムDTは図示の幅よりも増加する。

[0055] このように、本発明によれば、図10(a)のように、所定のスイッチング周波数 f_1 以下でデッドタイムDTを一定(または微増、線図L1)させ、所定のスイッチング周波数 f_1 以上でデッドタイムDTを急増させている(線図L2)のが特徴である。そして更に、リミット周波数 f_L においてデッドタイムDTをリミットしているので、これによりIGBTの限界におけるONを確保し、IGBTの破壊防止ができる。

[0056] 図10(b)は図10(a)の変形例である。

図10(b)の(イ)は図10(a)の所定のスイッチング周波数 f_1 以下での前記デッドタイムの一定値または微増値 L_1 を L_{11} 、 L_{12} 、 L_{13} のように可変とし、および所定のスイッチング周波数 f_1 以上でのデッドタイムDTの急増値 L_2 を、 L_{21} 、 L_{22} 、 L_{23} のように可変としている。

これは図7の端子DTMULTIの抵抗 R_5 と抵抗 R_6 の比率を変えることで行える。

$$\text{すなわち、} I_5 \times R_5 = I_6 \times R_6$$

であるから、 R_5 と R_6 の比を変えれば I_5 と I_6 の比も変わる。 I_6 は I_7 、 I_8 の値を決めて

いるので、 I_5 と I_6 の比が変われば、 I_5 に対する I_7 , I_8 の値も変わるので、6Vからのオフセット電圧も変わる。よってデッドタイムDTも変わる。このようにすれば、デッドタイムDTは同じ周波数であっても変わることができる。

そして更に、リミット周波数 f_L において各線図L21、L22、L23でそのデッドタイムDTをリミットしているので、これによりIGBTの限界におけるONを確保し、IGBTの破壊防止ができる。

[0057] 図10(b)の(ロ)は図10(a)の所定のスイッチング周波数 f_1 においてデッドタイム勾配をL24、L25、L26のように可変としている。

この勾配は接点DTADDの上下の抵抗 R_{31} , R_{32} の合成抵抗値で決まる。合成抵抗値が大きいとVccから流れる電流は余り流れないので、傾きは小さくなり(L26)、逆に合成抵抗値が小さいとVccから流れる電流は多くなり、傾きは大きくなる(L24)。すなわち、電流 I_3 が多く流れると、電流 I_7 , I_8 も多く増えるので、抵抗 R_7 , R_8 の電圧降下が多くなり、6Vからのオフセット電圧が増える。したがって、トランジスタQ8、Q7のコレクタ電圧は前記式(2)によって、増加する。

なお、発振周波数が高くなるとデッドタイムDTが狭まる方向に作用するが、オフセット電圧の増加はそれ以上にデッドタイムDTが長くなる方向に働く。

そして更に、リミット周波数 f_L において各線図L24、L25、L26でそのデッドタイムDTをリミットしているので、これによりIGBTの限界におけるONを確保し、IGBTの破壊防止ができる。

[0058] 図10(b)の(ハ)は図10(a)の変曲点となる所定のスイッチング周波数 f_1 を、 f_0 , f_2 のように可変としている。

この変曲点は端子DTADD点の上下の抵抗 R_{31} , R_{32} の抵抗比によって変えられる。すなわち、トランジスタq02のベースに加えられる発振周波数制御電圧がその抵抗比で決まる電圧を超えたら電流 I_3 が流れ始めるので、この抵抗 R_{31} , R_{32} の抵抗比が変曲点となる。抵抗 $R_{31} > R_{32}$ であれば抵抗比で決まる電圧は低いので早く電流 I_3 が流れ始める。電流 I_3 が流れると、電流 I_7 , I_8 も流れるので、抵抗 R_7 , R_8 の電圧降下が生じ、6Vからのオフセット電圧が増え、したがって、トランジスタQ8、Q7のコレクタ電圧は前記式(2)によって増加し、デッドタイムDTは早く増加を始める(f_0)

。逆に、抵抗 $R31 < R32$ であれば抵抗比で決まる電圧は高いので電流 $I3$ が流れ始めるまでに時間がかかり、デッドタイム DT の増加は遅く始まる($f2$)。

そして更に、リミット周波数 fL において各線図 $L27$ 、 $L28$ 、 $L29$ でそのデッドタイム D をリミットしているので、これによりIGBTの限界におけるONを確保し、IGBTの破壊防止ができる。

[0059] 図11はデッドタイム DT の可変の第2の実施例である。

図10(a)では変曲点となる所定のスイッチング周波数 $f1$ を境にデッドタイム DT は、スイッチング周波数 $f1$ 以下では $L1$ のように一定または微増であり、スイッチング周波数 $f1$ 以上では $L2$ のように急増させるものであったが、図11では、スイッチング周波数が $f0$ 、 $f1$ 、 $f2$ 、 $f3$ と高くなるにしたがってデッドタイム DT をそれぞれ $L3$ 、 $L4$ 、 $L5$ 、 $L6$ と階段状に増加させるものである。

このような階段状の構成は、図10(b)の(イ)で説明したデッドタイム $L11$ 、 $L12$ 、 $L13$ を作成する手法を採用すればよい。すなわち、図7の端子 $DTMULTI$ の抵抗 $R5$ と抵抗 $R6$ をトランジスタ等の可変抵抗素子で構成し、所定の周波数でその比率を変えるようにすればよい。

[0060] 図12は図5の発振回路23の1例を示している。

発振回路23はコンパレータ231、232の2個を有し、コンパレータ231の反転入力端子 $a(-)$ に分圧抵抗235の電圧 $V1$ が、コンパレータ232の非反転入力端子 $b(+)$ に分圧抵抗236の電圧 $V2$ (ただし、 $V1 > V2$)が、コンパレータ231の非反転入力端子 $b(+)$ とコンパレータ232の反転入力端子 $a(-)$ にコンデンサ234の電圧が与えられる。

各コンパレータ231、232は、非反転入力端子 $b(+)$ の電位が反転入力端子 $a(-)$ の電位よりも低いときは出力はゼロ、非反転入力端子 $b(+)$ の電位が反転入力端子 $a(-)$ の電位を超えている間は出力1を出すようになっている。

[0061] 各オペアンプ231、232の出力は、SRフリップフロップ233のS端子とR端子に入れられる。SRフリップフロップ233の非Q端子の出力でコンデンサ234の充放電回路が形成される。

そこで、今、図12に示すように、コンデンサ234の充電回路が形成されていると、コ

ンデンサ234の電位が上昇する。このコンデンサ234の電位が出力される。これに伴ってコンパレータ231の非反転入力端子b(+)の電位が上昇し、反転入力端子a(-)の電位V1を超えたとき出力1がS端子に加えられ、非Q端子の出力でコンデンサ234の放電回路が形成される。以後、コンデンサ234の電位が降下し、このコンデンサ234の電位が出力される。これに伴ってコンパレータ232の非反転入力端子b(+)の電位が降下し、反転入力端子a(-)の電位V2以下になったとき出力1がR端子に加えられ、非Q端子の出力でコンデンサ234の充電回路が形成される。

以上のようにして、コンデンサ234の充放電電位が出力され、三角波発振回路23が得られる。また、充電電流 I_r の大きさで、三角波の勾配が決まる。

[0062] なお、本発明に係る2石ブリッジの駆動する高周波加熱装置のインバータ回路としては、図5で示した高周波加熱装置に限られるものではなく、この他2石でブリッジのアームを構成したスイッチング素子を用いた共振型回路方式のインバータ回路であればすべてに適用可能である。

図13はこれらのインバータ回路の3種を示すものである。

図13(a)において、直流電源1は商用電源を全波整流して直流電圧VDCを第1のコンデンサ41と第2のコンデンサ42との直列接続回路に、および第1の半導体スイッチング素子6と第2の半導体スイッチング素子7との直列接続回路に印加する。第1のコンデンサ41と第2のコンデンサ42の接続点と第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の接続点との間にリーケージトランス2の1次巻線3と第3のコンデンサ5の直列接続回路が接続されている。第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の各ベースには、駆動部8とからの制御信号が与えられる。

そして駆動部8の中に、本発明に係る可変デッドタイム作成回路24が組み込まれている。なお、リーケージトランス2の2次側およびマグネトロンは図示省略している。

可変デッドタイム作成回路24により、所定のスイッチング周波数以下でデッドタイムを一定または微増させ、所定のスイッチング周波数以上でデッドタイムを急増させることを行っているので、半導体スイッチング素子に熱損失の発生し難い、かつノイズの発生し難いインバータ回路が得られる。

[0063] 図13(b)において、直流電源1は商用電源を全波整流して直流電圧VDCをリーケー ジトランス2の1次巻線3と第1のコンデンサ5と第2のコンデンサ43との直列接続回 路に、および第1の半導体スイッチング素子6と第2の半導体スイッチング素子7との 直列接続回路に印加する。第1のコンデンサ5と第2のコンデンサ43の接続点と第1 の半導体スイッチング素子6と第2の半導体スイッチング素子7の接続点との間を短 絡している。第1の半導体スイッチング素子6と第2の半導体スイッチング素子7の各 ベースには、駆動部8とからの制御信号が与えられる。そして駆動部8の中に、本発 明に係る可変デッドタイム作成回路24が組み込まれている。なお、リーケー ジトランス 2の2次側およびマグネトロンは図示省略している。

可変デッドタイム作成回路24により、所定のスイッチング周波数以下でデッドタイム を一定または微増させ、所定のスイッチング周波数以上でデッドタイムを急増させるこ とを行っているので、半導体スイッチング素子に熱損失の発生し難い、かつノイズの 発生し難いインバータ回路が得られる。

[0064] 図13(c)はフルブリッジ回路を示す回路である。

図において、直流電源1は商用電源を全波整流して直流電圧VDCを第1の半導体 スwitchング素子61と第2の半導体スイッチング素子71との直列接続回路におよび 第3の半導体スイッチング素子62と第4の半導体スイッチング素子72との直列接続 回路にそれぞれ印加する。第1の半導体スイッチング素子61と第2の半導体スイッ チング素子71の接続点と第3の半導体スイッチング素子62と第4の半導体スイッチング 素子72の接続点との間にリーケー ジトランス2の1次巻線3と第3のコンデンサ5の直 列接続回路が接続されている。第3のコンデンサ5は省略することができる。第1の半 導体スイッチング素子61、第2の半導体スイッチング素子71、第3の半導体スイッ チング素子62、そして第4の半導体スイッチング素子72の各ベースには、駆動部8とカ ラの制御信号が与えられる。そして駆動部8の中に、本発明に係る可変デッドタイム 作成回路24が組み込まれている。なお、リーケー ジトランス2の2次側およびマグネ トロンは図示省略している。

可変デッドタイム作成回路24により、所定のスイッチング周波数以下でデッドタイム を一定または微増させ、所定のスイッチング周波数以上でデッドタイムを急増させるこ

とを行っているので、半導体スイッチング素子に熱損失の発生し難い、かつノイズの発生し難いインバータ回路が得られる。

[0065] 図14は本発明に係るインバータ回路の周波数対位相特性を示す線図である。図14において、電圧の低い位相0や180度近傍では周波数を小さくし、位相90度や180度近傍では周波数を大きくするようにしている。このことにより、電圧の低い位相0や180度近傍では周波数を小さくしているので、図1の電流対使用周波数特性から出力電流(電圧)は大きくなり、逆に位相90度や270度近傍では電圧は十分に高いので、周波数を最大にして図1の電流対使用周波数特性から出力電流(電圧)を絞っている。その結果、図15に示すように、位相0度～180度(180度～360度)に亘って出力電圧は均一に近いものとなる。

[0066] これに対して、図14の周波数対位相特性を点線F0で示す線図のように位相に対して何も変化させない場合は、電圧の低い位相0や180度近傍でも周波数は大きいので、図1の電流対使用周波数特性から出力電流(電圧)は小さいままであり、その結果、図15に点線V1で示すように、位相0度や180度近傍で十分な電圧が得られないものになってしまう。

[0067] また、実線F1は直流電源をつくるときの交流電流をCTで転出した入力電流 R_i (図5)が基準電流 R_{ref} と等しくて誤差ゼロの場合の周波数一位相線図であり、実線F2は入力電流 R_i が基準電流 R_{ref} よりも大きい場合の周波数一位相線図であり、図1の使用範囲内で周波数を高くして電流を下げるようにし、実線F3は入力電流 R_i が基準電流 R_{ref} よりも小さい場合の周波数一位相線図であり、図1の使用範囲内で周波数を低くして電流を増加させている。

[0068] 図15において、 V_{in} は商用電源の電圧波形であり、その上の点線V1は全位相に亘ってある一定の周波数でスイッチングした場合の電圧波形で、V0はさらにこれに図14のような周波数変調を加えた電圧(昇圧トランスの2次側電圧)である。 V_{in} 、V1、V0はそれぞれ比率は大きく異なるが見易いように同一図上に表している。図14の点線F0のように変調をかけない一定の周波数のときの昇圧トランスの2次側電圧は点線V1であり、この波形は非線形であるマグネトロンの負荷には整合していない。これに対して、図14の線図F1のように、電圧の低い位相0や180度近傍では周波数を

小さくし、位相90度や180度近傍では周波数を大きくすることにより、電圧の低い位相0度や180度近傍では出力電流(電圧)は大きくなり、逆に位相90度や270度近傍では出力電流(電圧)を絞っているので、図15のV0に示すように、位相0度～180度(180度～360度)に亘ってどの位相においても一定の電圧が昇圧トランスの2次側に発生するようにしている。この波形は非線形であるマグネトロンに負荷には整合している。

[0069] なお、図5のスイッチング素子(IGBT)6、7をデューティ制御した場合も、この可変デッドタイム作成回路はデッドタイムの制御に有効である。なぜなら、デッドタイムの制御のためにコレクタ電圧VQ7CとVQ8Cを連動させて上下させるには、中心電圧6Vを変えればよく、この6Vを変えることによって、2個のトランジスタQ8、Q7のオン・オフの比を変える(デューティ制御)ことができるからである。すなわち、2つのトランジスタのデューティ比が50対50のとき(12V電源で動作させているので、6Vで動作させているとき)が出力が最も高く、6V以下または以上にしてゆくと、2つのトランジスタのコレクタ電圧VQ8CとVQ7Cを連動させて同時に上下させることになり、2つのトランジスタのオン・オフ比が変わってゆき、したがって出力が減ってゆく。しかしながら、この場合でも、抵抗R8とR7に発生するオフセット電圧は変わらないので、一定のまま推移する。よってこの回路はデューティ制御の場合にもデッドタイムの可変に有効となることが判る。

[0070] 以上のように、本発明によれば、直流電源と、前記直流電源に並列に接続された2個の半導体スイッチング素子(IGBT)から成る直列接続回路と、前記2個の半導体スイッチング素子の一方の半導体スイッチング素子の両端に接続されるリーケージトランスの1次巻線とコンデンサから成る直列接続回路と、前記一方の半導体スイッチング素子または前記他方の半導体スイッチング素子の両端に接続される別のコンデンサと、前記2個の半導体スイッチング素子のそれぞれを駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンと、から構成される高周波加熱装置であって、前記2個の半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を前記駆動手段内に備えたことを特徴とするものであり、

具体的には、スイッチング周波数が高くなるにしたがってデッドタイムを増加させたり、所定のスイッチング周波数以下でデッドタイムを一定または微増させたり、所定のスイッチング周波数以上でデッドタイムを急増させることにより、また、これらのデッドタイムの一定値または微増値や、変曲点となるスイッチング周波数値や、デッドタイムの急増値を可変とすることで、半導体スイッチング素子に熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路を得ることができる。更に、リミット周波数においてそのデッドタイムDTをリミットにしているので、これによりIGBTの限界におけるONを確保し、IGBTの破壊防止ができる。

- [0071] 本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。本出願は、2004年5月10日出願の日本特許出願、出願番号2004-139994に基づくものであり、その内容はここに参照として取り込まれる。

産業上の利用可能性

- [0072] 以上のような構成を採ることにより、IGBTに熱損失の発生し難い、したがって無駄なエネルギーが費やされることのない、またノイズの発生し難いインバータ回路を得ることが可能となる。

請求の範囲

- [1] 直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、かつ交流等価回路において前記共振回路の一端は前記直列回路の midpoint に、他端は前記直流電源の一端に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする高周波加熱装置。
- [2] 直流電源と、2個の半導体スイッチング素子からなる直列回路の2組と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記2組の直列回路はそれぞれ前記直流電源に並列に接続し、前記共振回路の一端は前記一方の直列回路の midpoint に、他端は他方の直列回路の midpoint に接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする高周波加熱装置。
- [3] 直流電源と、2個の半導体スイッチング素子からなる直列回路と、リーケージトランスの1次巻線とコンデンサが接続された共振回路とを有し、前記直列回路は前記直流電源に並列に接続し、前記共振回路は前記半導体スイッチング素子の一方に並列接続されると共に、それぞれの前記半導体スイッチング素子を駆動する駆動手段と、前記リーケージトランスの2次巻線に接続される整流手段と、前記整流手段に接続されるマグネトロンとから成るマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数

に応じて可変にする可変デッドタイム作成回路を備え、かつ、前記スイッチング周波数が高くなったとき前記デッドタイムがそれ以上広がらない限界を設けたことを特徴とする高周波加熱装置。

- [4] 前記可変デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを増加させることを特徴とする請求項1～3のいずれか1項記載の高周波加熱装置。
- [5] 前記可変デッドタイム作成回路は、所定のスイッチング周波数以下でデッドタイムを一定または微増させることを特徴とする請求項4記載の高周波加熱装置。
- [6] 前記可変デッドタイム作成回路は、所定のスイッチング周波数以上でデッドタイムを急増させることを特徴とする請求項5記載の高周波加熱装置。
- [7] 所定のスイッチング周波数以下での前記デッドタイムの一定値または微増値が可変であることを特徴とする請求項5記載の高周波加熱装置。
- [8] 所定のスイッチング周波数以上での前記デッドタイムの急増値が可変であることを特徴とする請求項6記載の高周波加熱装置。
- [9] 所定のスイッチング周波数の値が可変であることを特徴とする請求項5又は6記載の高周波加熱装置。
- [10] 前記可変デッドタイム作成回路はスイッチング周波数が高くなるにしたがってデッドタイムを階段状に増加させるものであることを特徴とする請求項1～3のいずれか1項記載の高周波加熱装置。
- [11] 前記可変デッドタイム作成回路は、スイッチング周波数の増加に比例して第一の傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする請求項1～10のいずれか1項記載の高周波加熱装置。
- [12] 前記可変デッドタイム作成回路は、VCC電源と、デューティ制御電源と、スイッチング周波数に比例して変化する第一の電流と、所定の周波数から流れ出しかつスイッチング周波数に比例して変化する第二の電流と、前記二つの電流を合成してかつ所定の係数をかけた第三の電流と、前記デューティ制御電源に前記第三の電流に比例したプラスおよびマイナスのそれぞれのオフセット電圧を付加して成る二つの上位

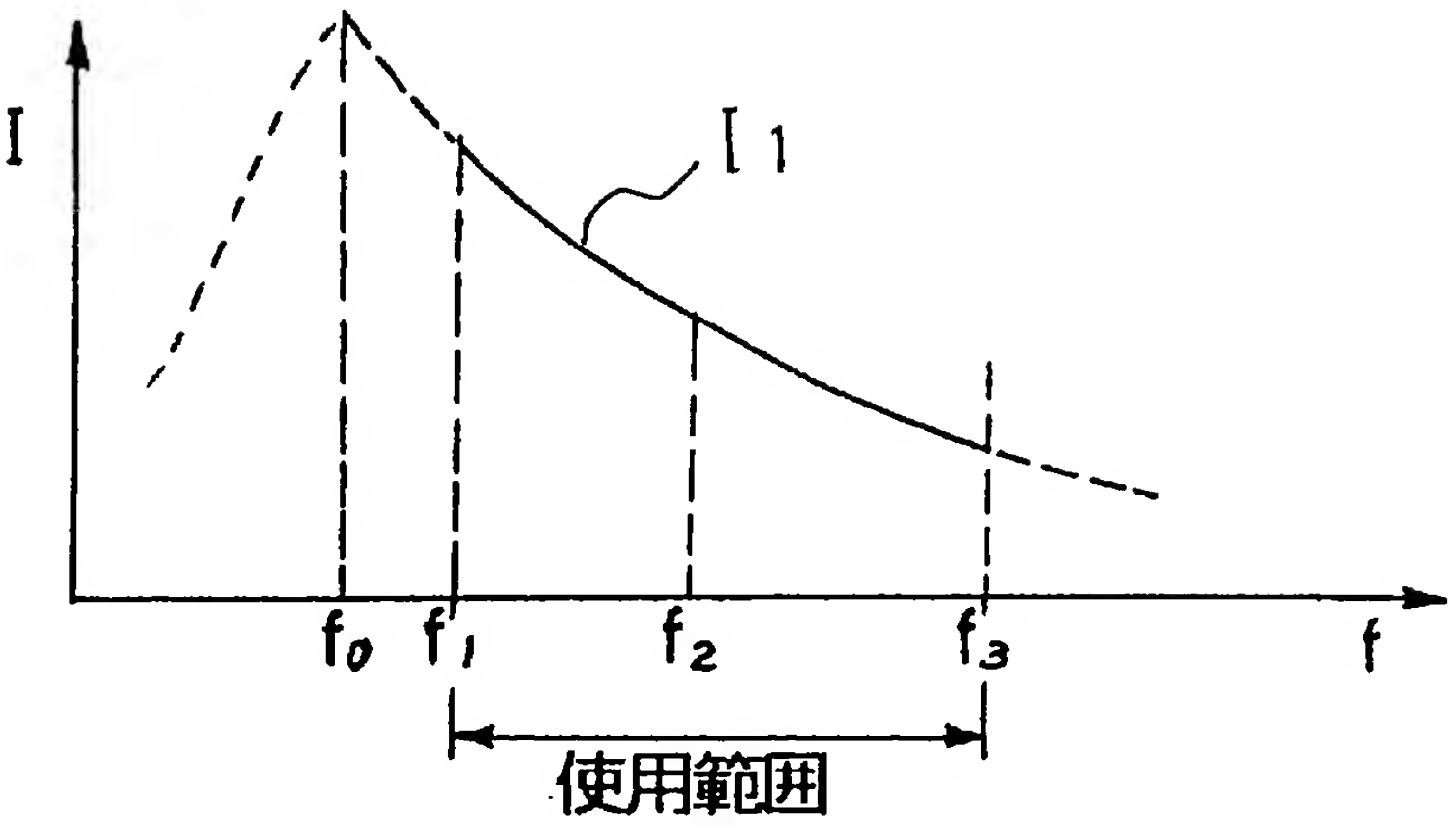
・下位電位を作成する上位・下位電位作成手段とを有し、前記二つの上位・下位電位を基にデッドタイムを作成することを特徴とする請求項1～11のいずれか1項記載の高周波加熱装置。

[13] 前記デューティ制御電源の電圧および前記スイッチング周波数の少なくとも一方を変化させて入力電力または入力電流制御を行うようにしたことを特徴とする請求項12記載の高周波加熱装置。

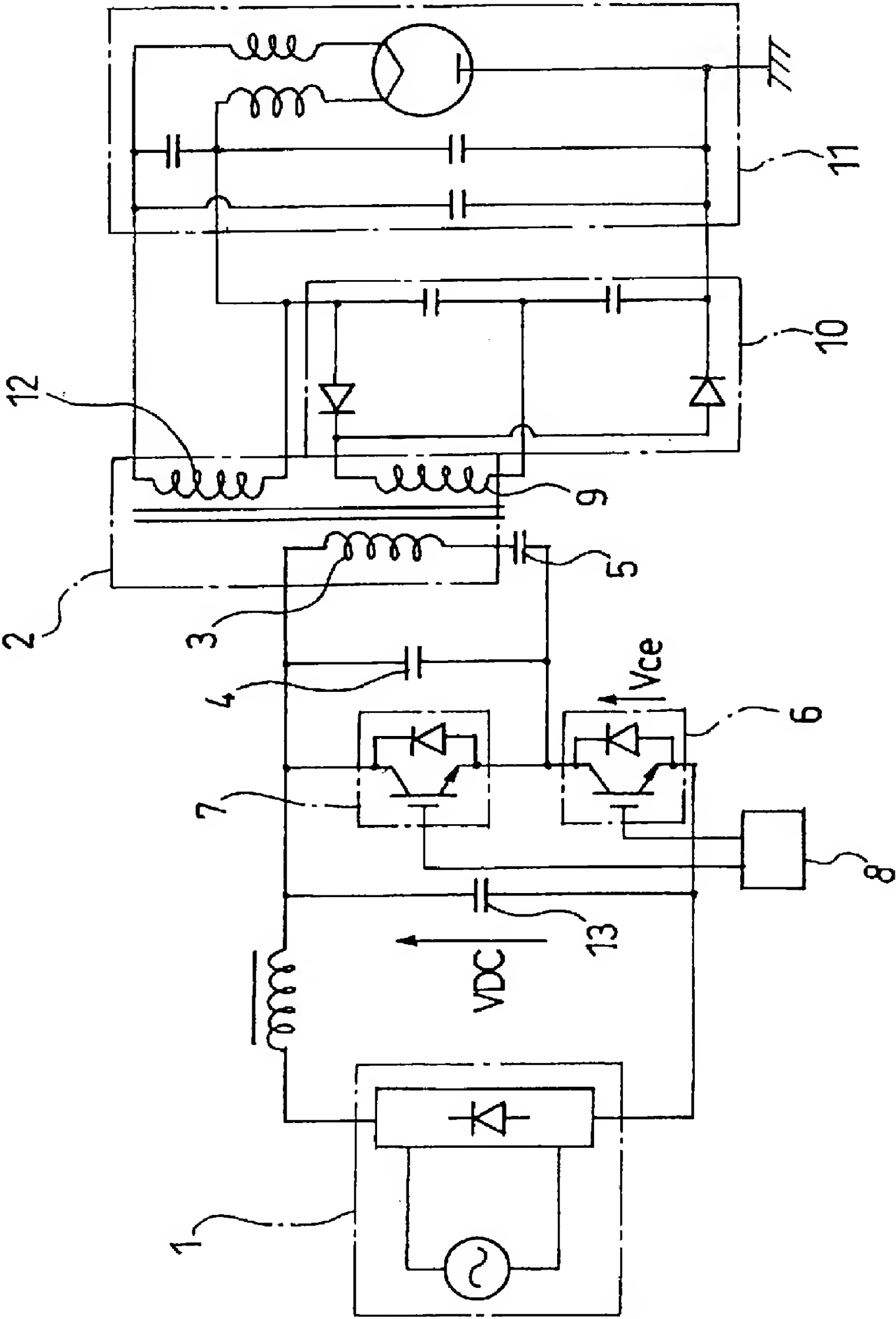
[14] 半導体スイッチング素子を含むアームを少なくとも1つ有する周波数制御型共振インバータ回路から構成されるマグネトロン駆動用の高周波加熱装置であって、それぞれの半導体スイッチング素子が同時にオフしているデッドタイムをスイッチング周波数に応じて可変にする可変デッドタイム作成回路を備えたものにおいて、

前記可変デッドタイム作成回路は、スイッチング周波数の増加に比例して第一の傾きで変化し、かつ所定のスイッチング周波数からは第二の傾きで変化するプラスおよびマイナスのそれぞれのオフセット電圧を基にデッドタイムを作成するものであることを特徴とする高周波加熱装置。

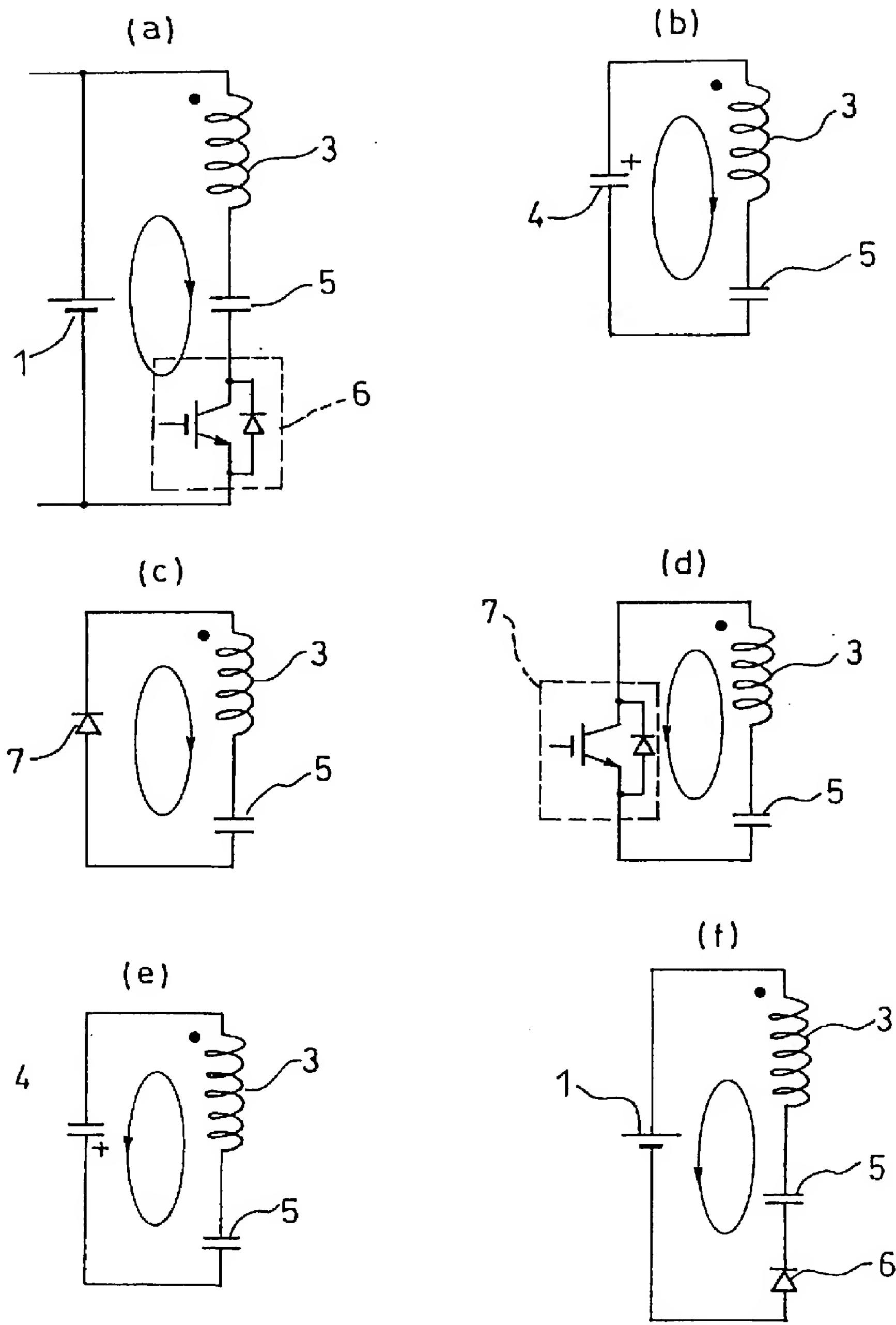
[図1]



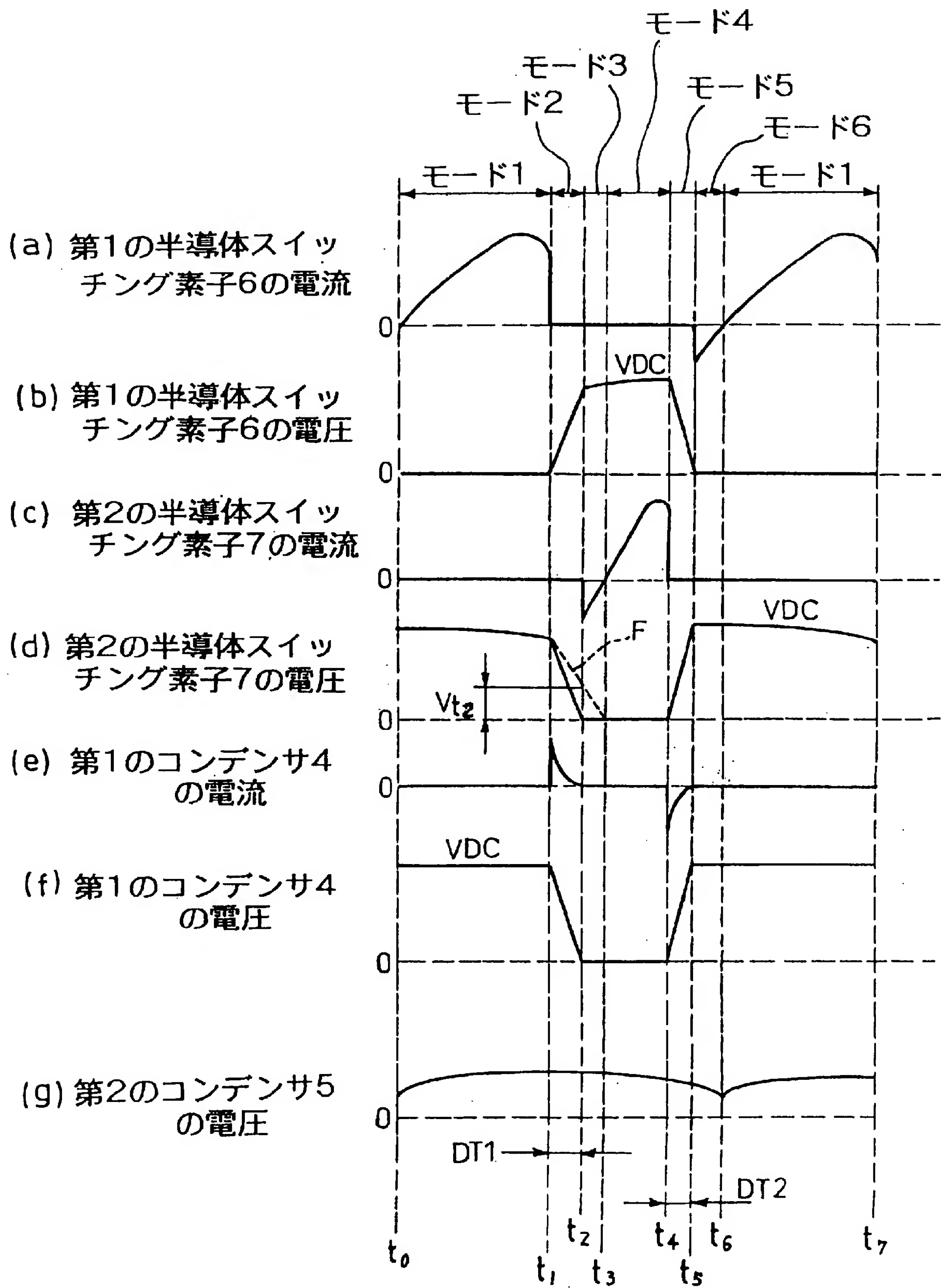
[図2]



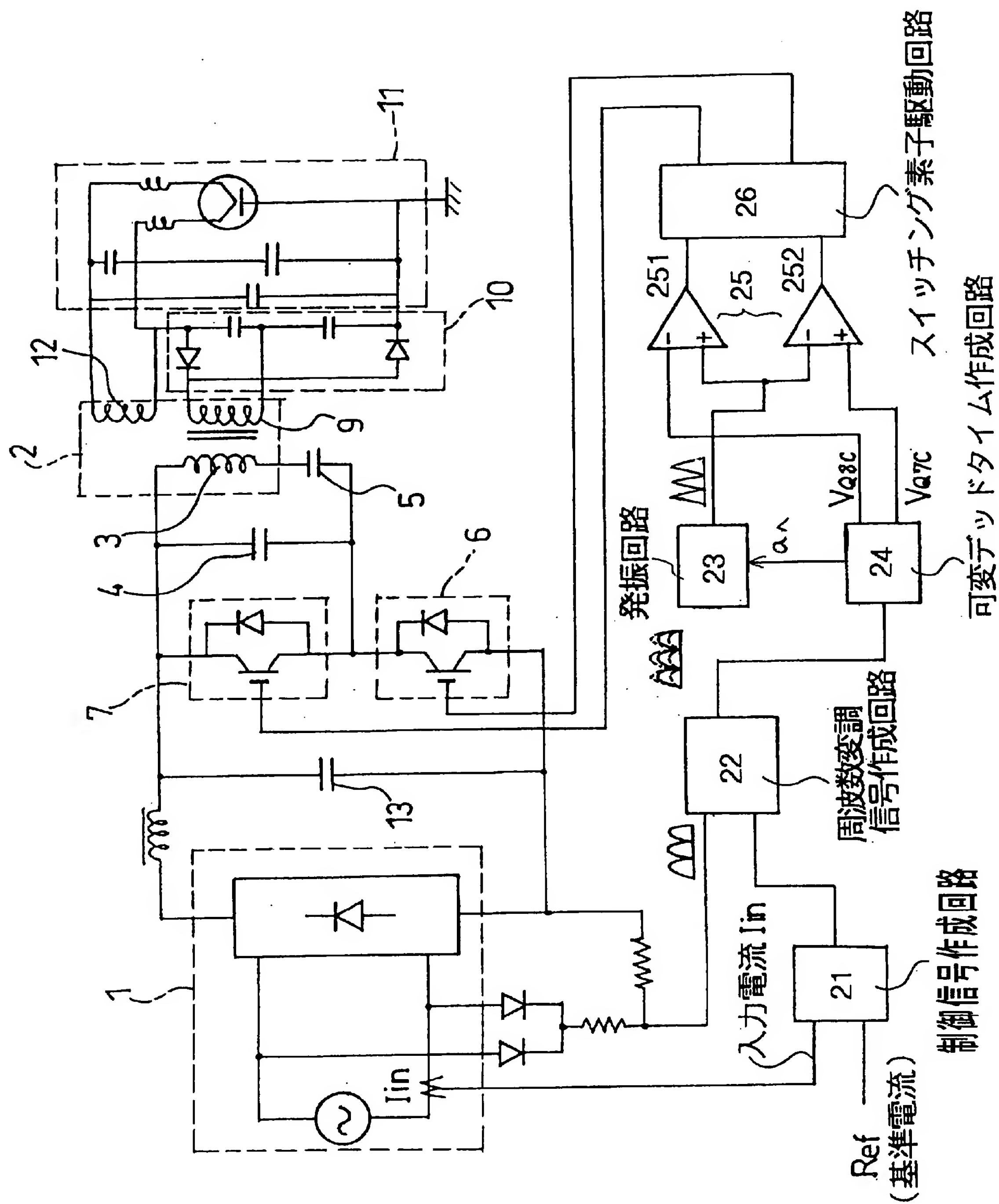
[図3]



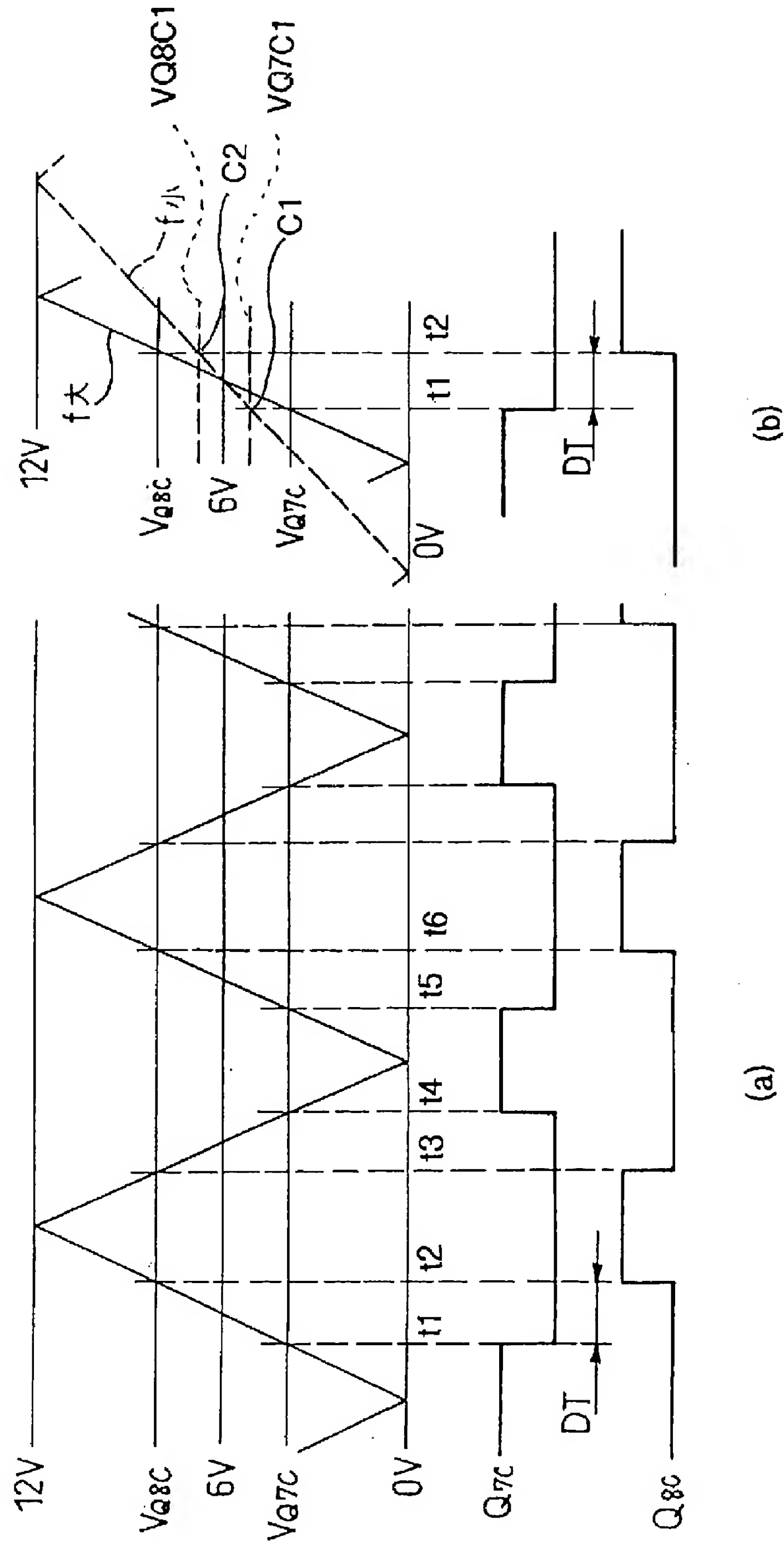
[図4]



[図5]

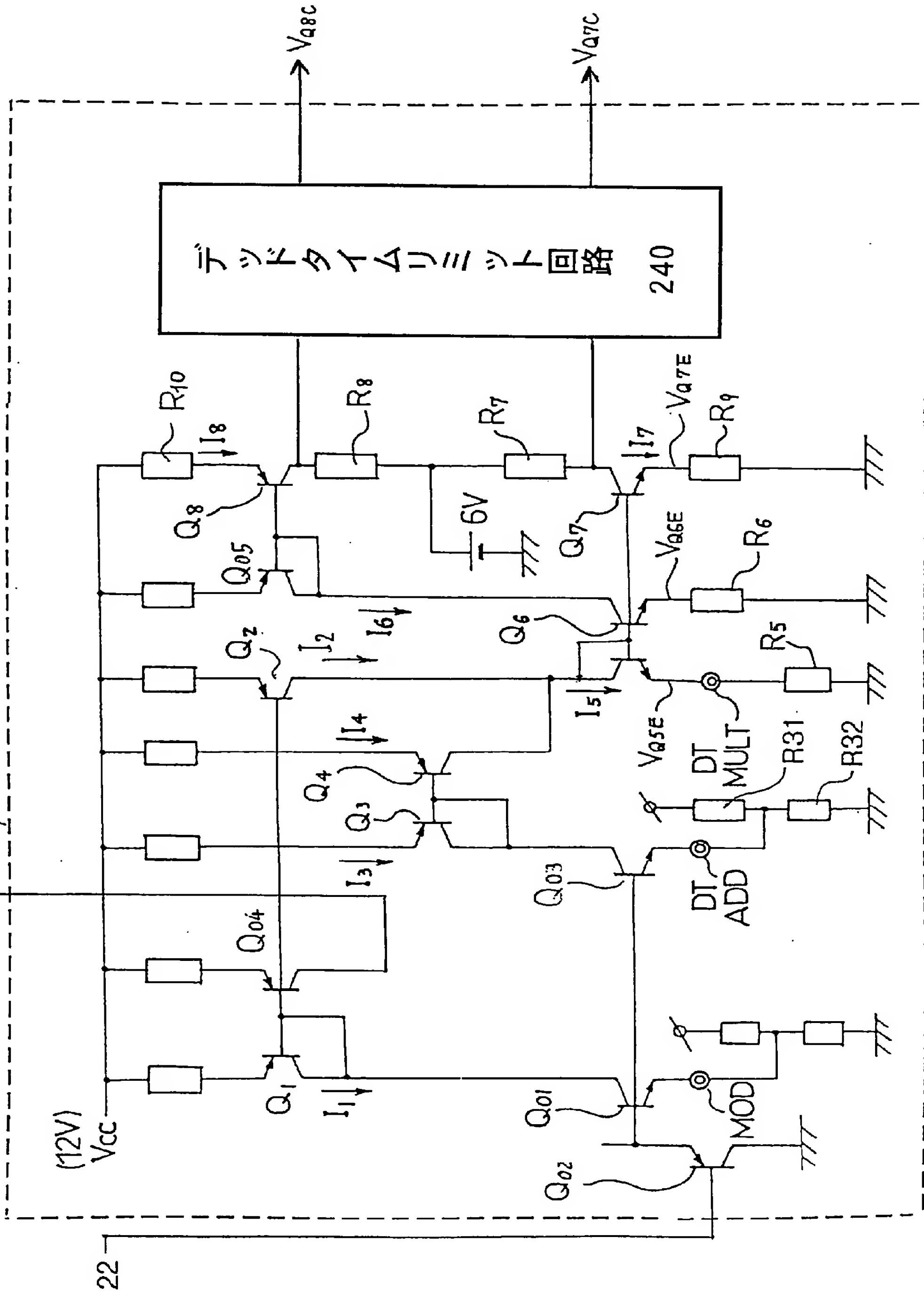


[図6]

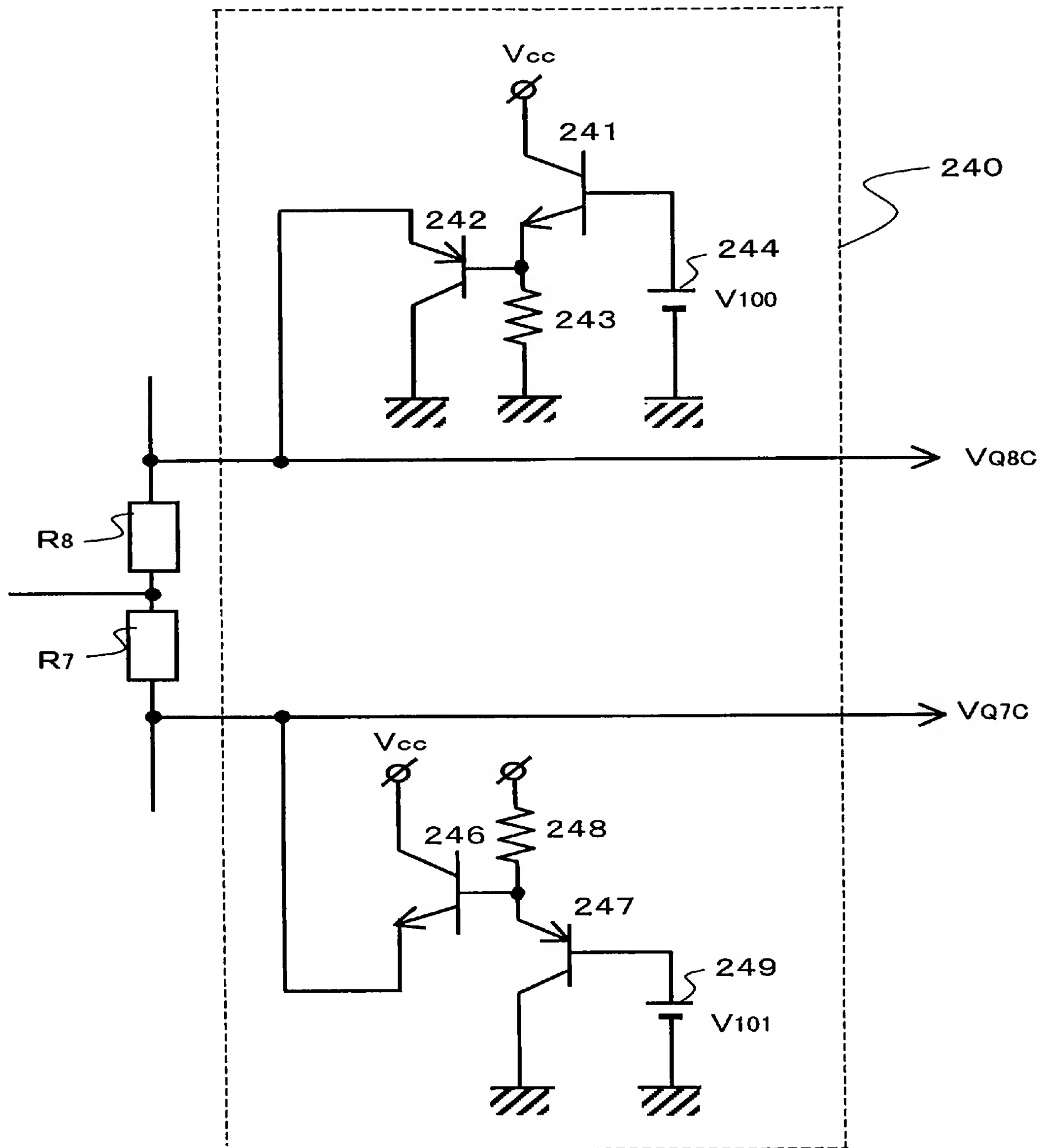


[図7]

23のaへ 24 可変デッドタイム作成回路

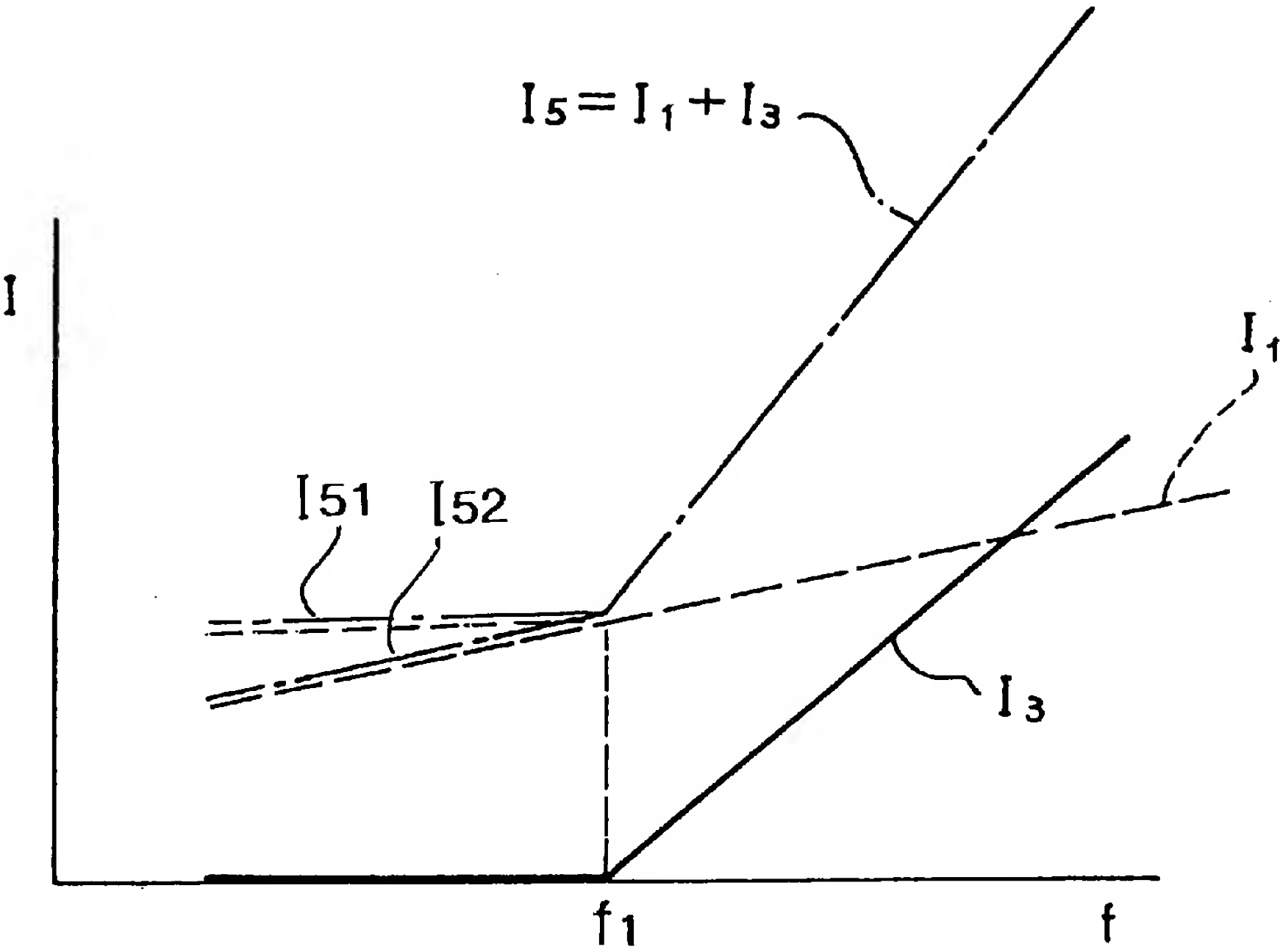


[図8]

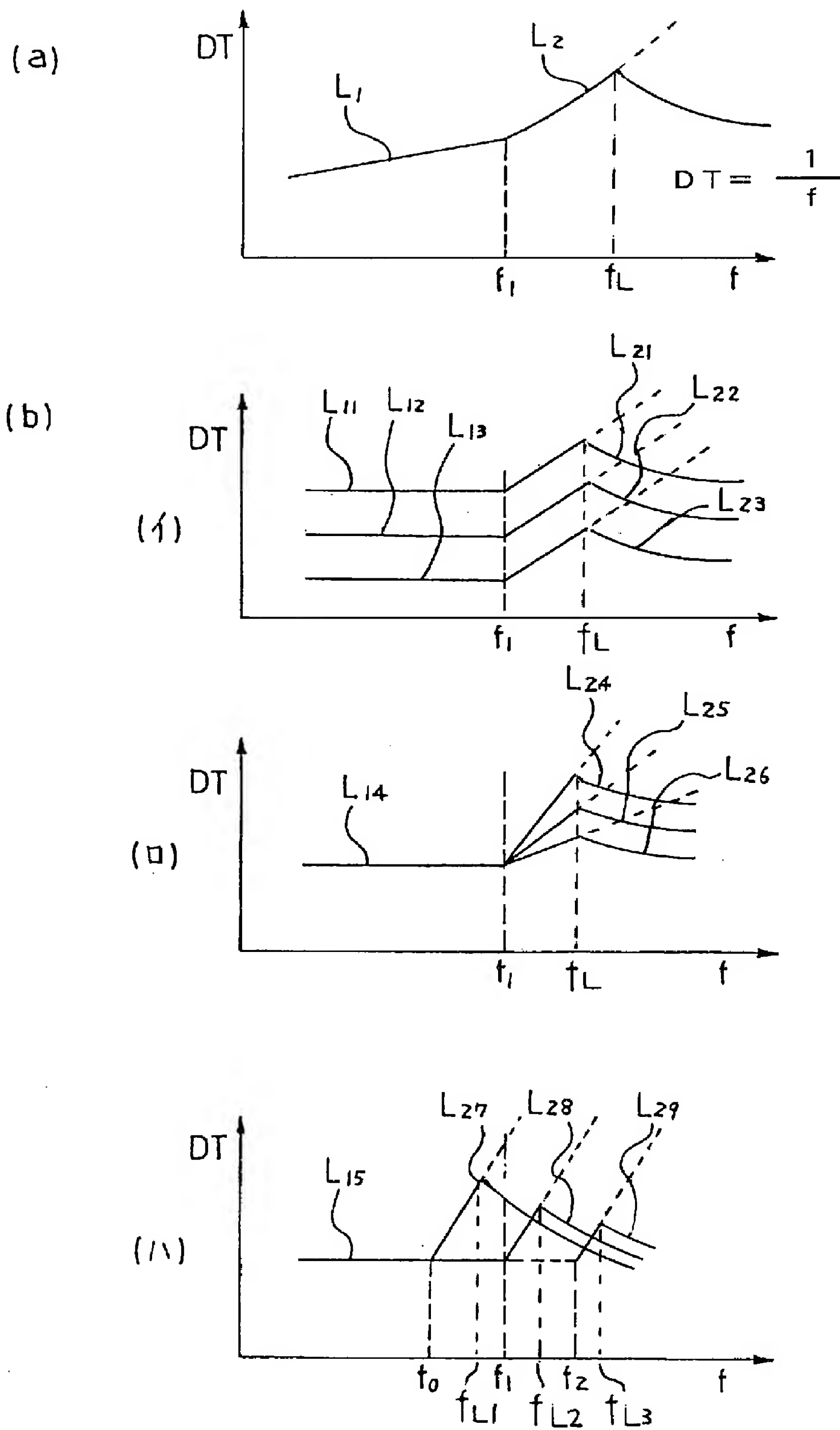


- (1) $V_{100} \neq V_{101}$
- (2) $V_{100} < 12V$

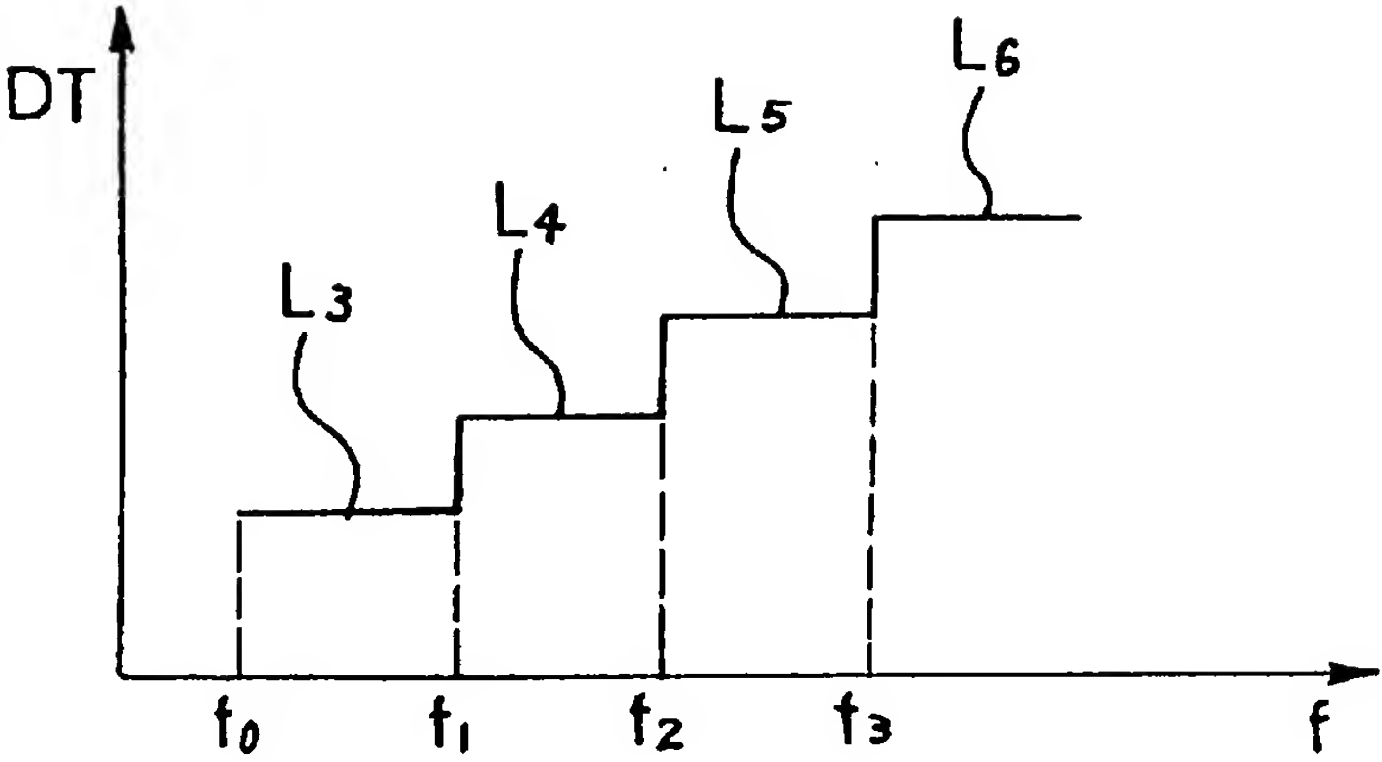
[図9]



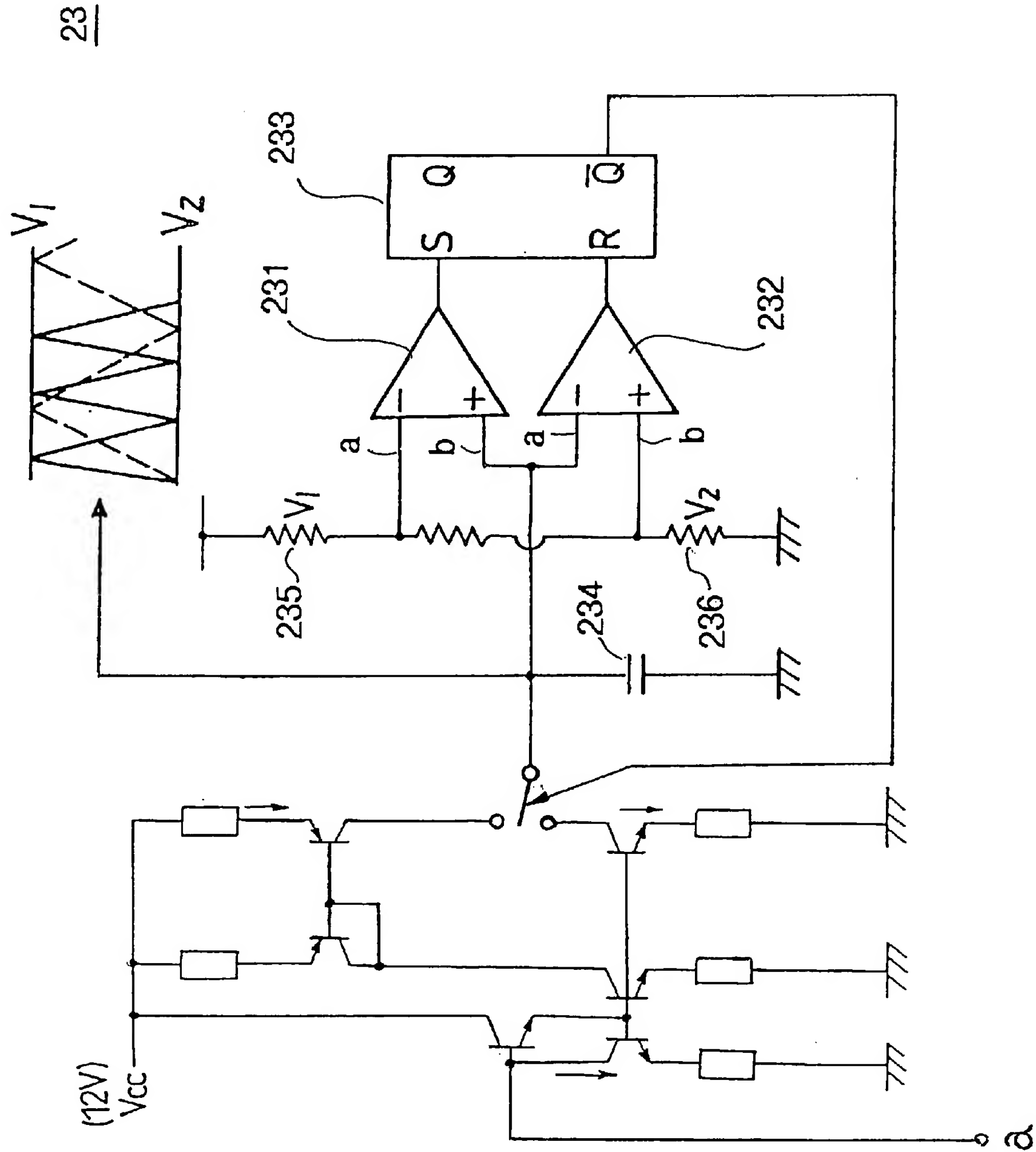
[図10]



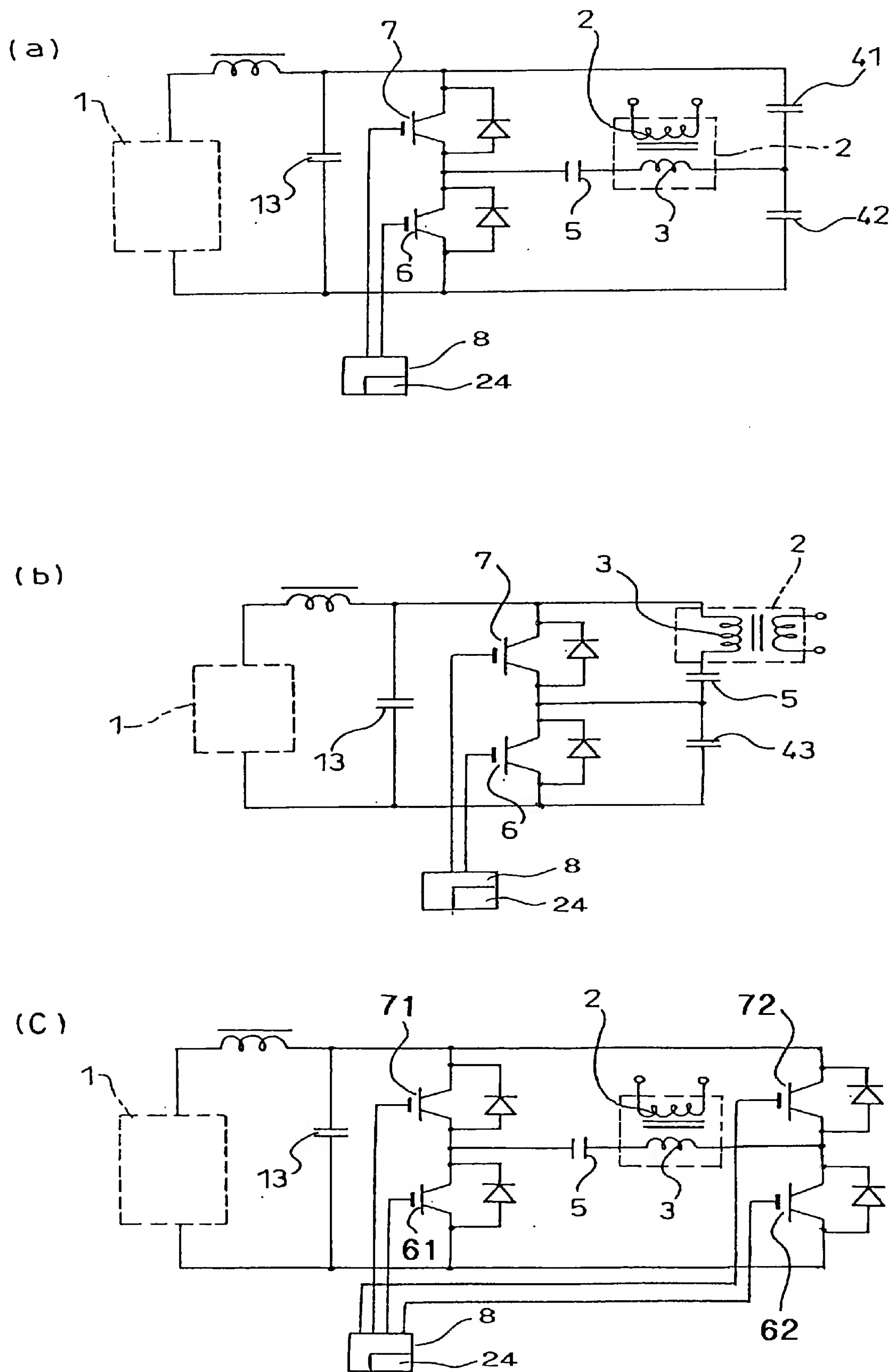
[図11]



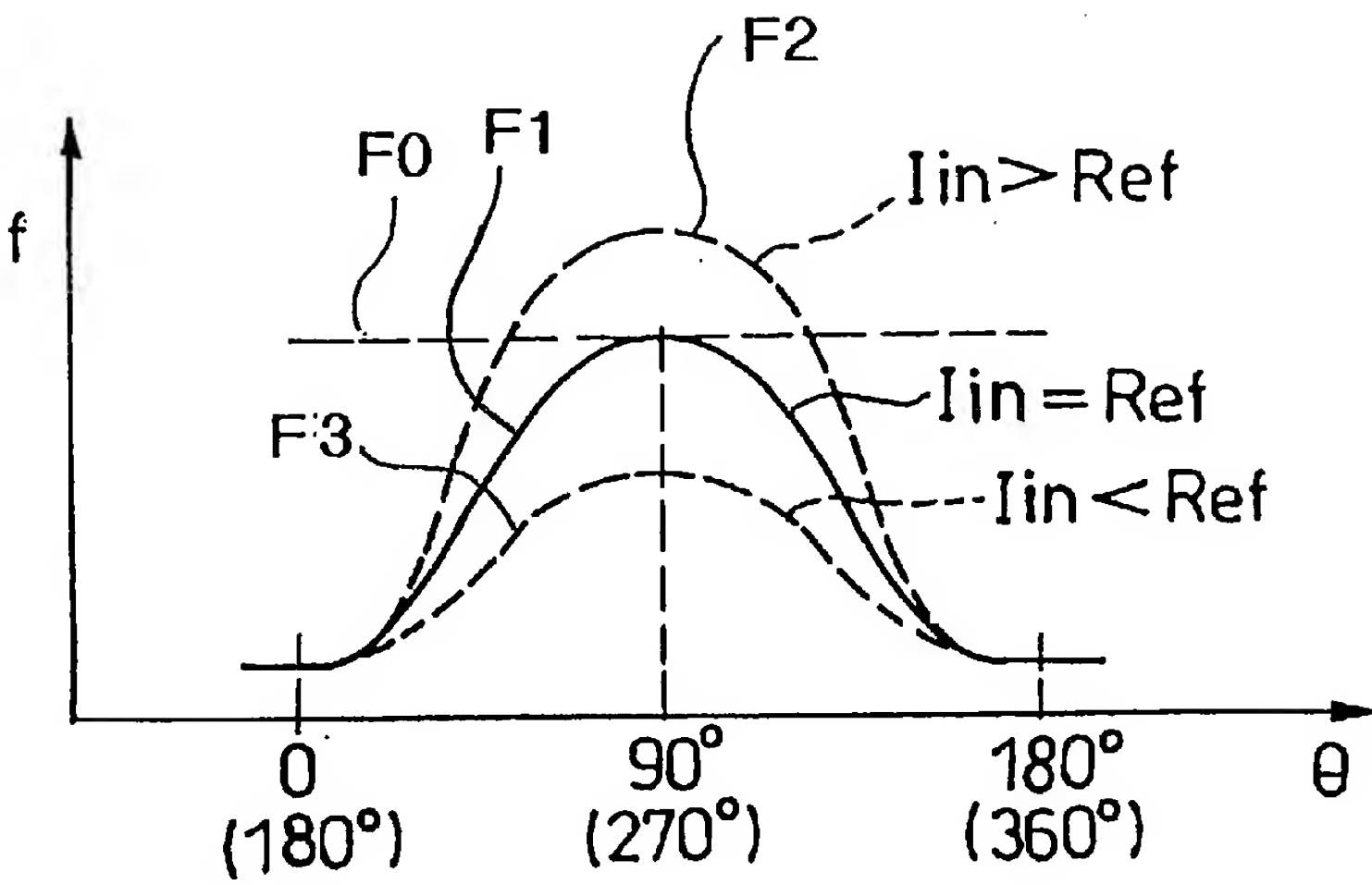
[図12]



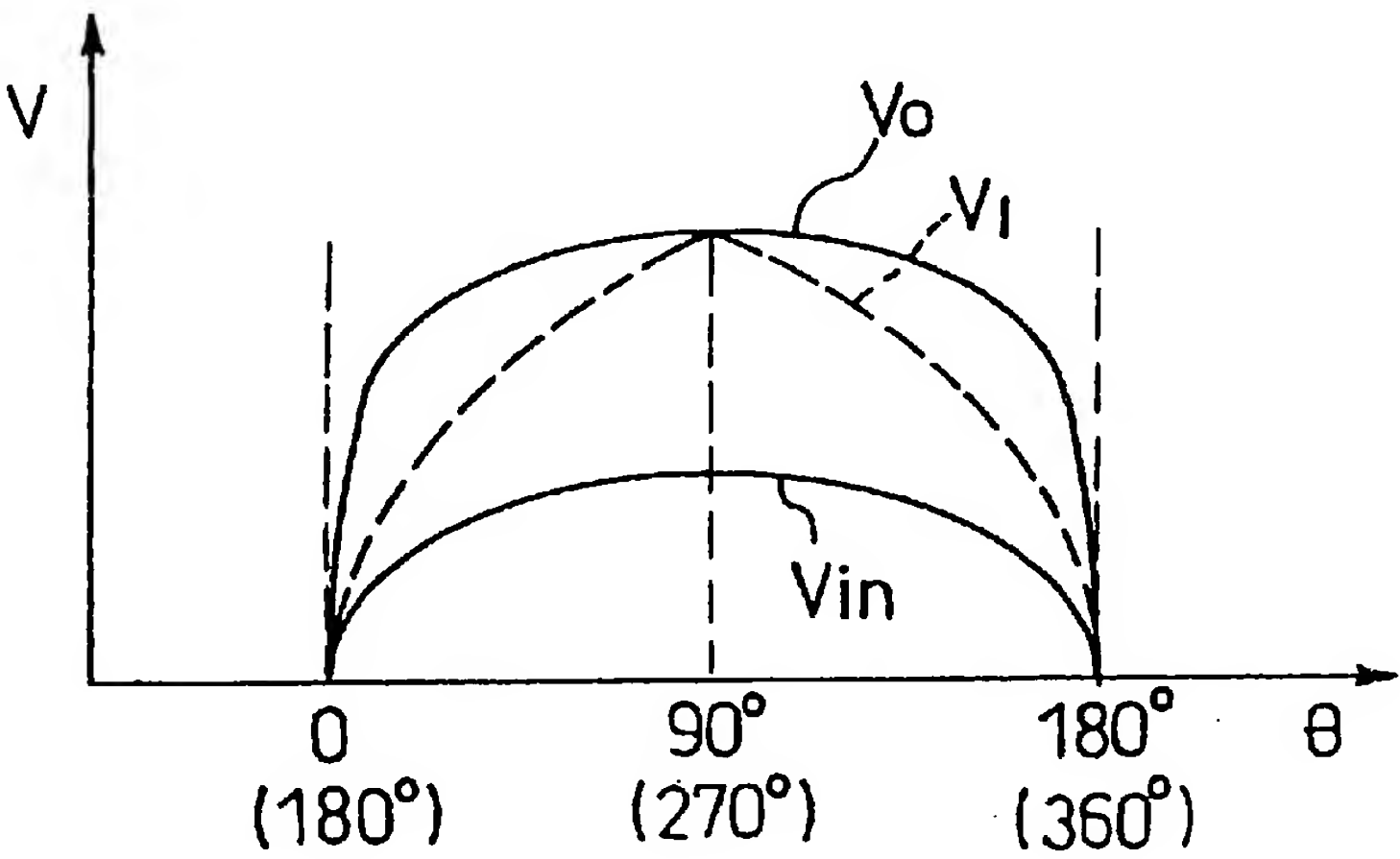
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/007888

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H05B6/68

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl.⁷ H05B6/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-161464 A (Matsushita Electric Industrial Co., Ltd.), 23 June, 1995 (23.06.95), Full text; Figs. 1 to 6 (Family: none)	1-14
A	JP 11-26153 A (Matsushita Electric Industrial Co., Ltd.), 29 January, 1999 (29.01.99), Full text; Figs. 1 to 18 & US 5977530 A & EP 963685 A & WO 98/38836 A1	1-14

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
01 August, 2005 (01.08.05)

Date of mailing of the international search report
16 August, 2005 (16.08.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007888

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-259643 A (Kabushiki Kaisha Oku Seisakusho) , 12 September, 2003 (12.09.03) , Full text; Figs. 1 to 22 (Family: none)	1-14

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. ⁷ H05B6/68		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. ⁷ H05B6/68		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 7-161464 A（松下電器産業株式会社）1995.06.23, 全文, 図1-6（ファミリーなし）	1-14
A	JP 11-26153 A（松下電器産業株式会社）1999.01.29, 全文, 図1-18 & US 5977530 A & EP 963685 A & WO 98/38836 A1	1-14
A	JP 2003-259643 A（株式会社オーク製作所）2003.09.12, 全文, 図1-22（ファミリーなし）	1-14
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 01.08.2005	国際調査報告の発送日 16.8.2005	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 結城 健太郎 電話番号 03-3581-1101 内線 3337	3L 3024